Elektronica en Telecommunicatie 9

Gemeenschappelijke publikatie van de
Sectie voor Telecommunicatietechniek van het K.I.v.I. en het
Nederlands Elektronica- en Radiogenootschap.
Redactie-adres: Prinsessegracht 23, Den Haag.

Semi-elektronische telefooncentrales [1])

621.395.65:681.323

III. A stored program computer controlled telephone switching system

by **N. H. Edström,** L.M.Ericsson Telephone Company - Stockholm



Summary: Telecommunication switching systems have become ever more complex as traffic loads increase since, in consequence, more stringent requirements have been placed on reliability, maintainability and system flexibility. Compatibility requirements imposed on any new system by existing switching equipment and network plant have made it necessary to choose between possible solutions with the utmost care.

The general solution to these problems is to be found in the application of common control techniques of the stored program process control type to metallic contact switching devices. The AKE telephone switching system makes use of this technique. The system, which is modular from system, hardware and software standpoints, employs mechanically latching switches with large multiple capacity and twin contact points controlled by a stored program processing system designed and built by L. M. Ericsson specifically to meet the stringent real time operating, reliability and maintainability requirements placed on telephone switching systems. Of particular interest is the multi-processor AKE 13 system, which is capable of handling large traffic loads which otherwise would be difficult using normal relay techniques.

1. The philosophy of switching

The need for communication is more pronounced today than ever before. It is now necessary to set up communication channels over long distances and at short notice due to the need for greater speed and flexibility in modern commercial transactions. Messages, verbal or otherwise, must be transmitted along paths suitable for each pertinent case. Communications must therefore be established along a network of remotely controlled transmission paths.

Human factors determine the basic system parameters both with regard to transmission characteristics and control. The over-all system economy will have a direct influence on the choice of technical solutions and therefore indirectly on the development of new techniques and components.

For maximum economy both technical and economical life expectancies must be high, which implies that extrapolated future requirements must be taken into account at the time of system conception. Both traffic trends and probable new feature and service requirements must be taken into account.

[1]) Voordrachten gehouden voor de Sectie voor Telecommunicatietechniek van het K.I.v.I. met het Genootschap van Ingenieurs der PTT op 12 april 1967 te Utrecht. Voor de aankondiging van deze bijeenkomst zie *De Ingenieur* 1967 nr. 13, blz. A 207. Voor I en II zie *De Ingenieur* 1968 nr. 33, blz. ET 105.

Fig. 1 shows the relationship between the national income per capita in Sweden up to 1959 and the number of telephones per 100 inhabitants. The increment in telephone instruments is about twice that of the national income. According to the Official Statistics of Sweden, Transport and Communication, Telecommunication Administration, 1 June – 30 July 1965, the total traffic increased 35% while the long distance traffic increased 59% over a 4 year period, much of the increase in long distance traffic being due to PABX traffic. These figures are in good agreement with the observed fact that the number of local exchange lines doubles every 10 years and long distance and trunk lines every 7 years.

Future demands on traffic and service facilities will increase demands on system flexibility, maintainability and economy. Above all efficient network utilization is called for since about 60% of the total communication system cost is invested in cable, line and transmission plant.

2. Trends in switching

To fulfil economic requirements switching techniques have followed developmental trends from the first manual system and step by step towards sophisticated common control systems.

With traffic growth, especially long distance traffic, registers

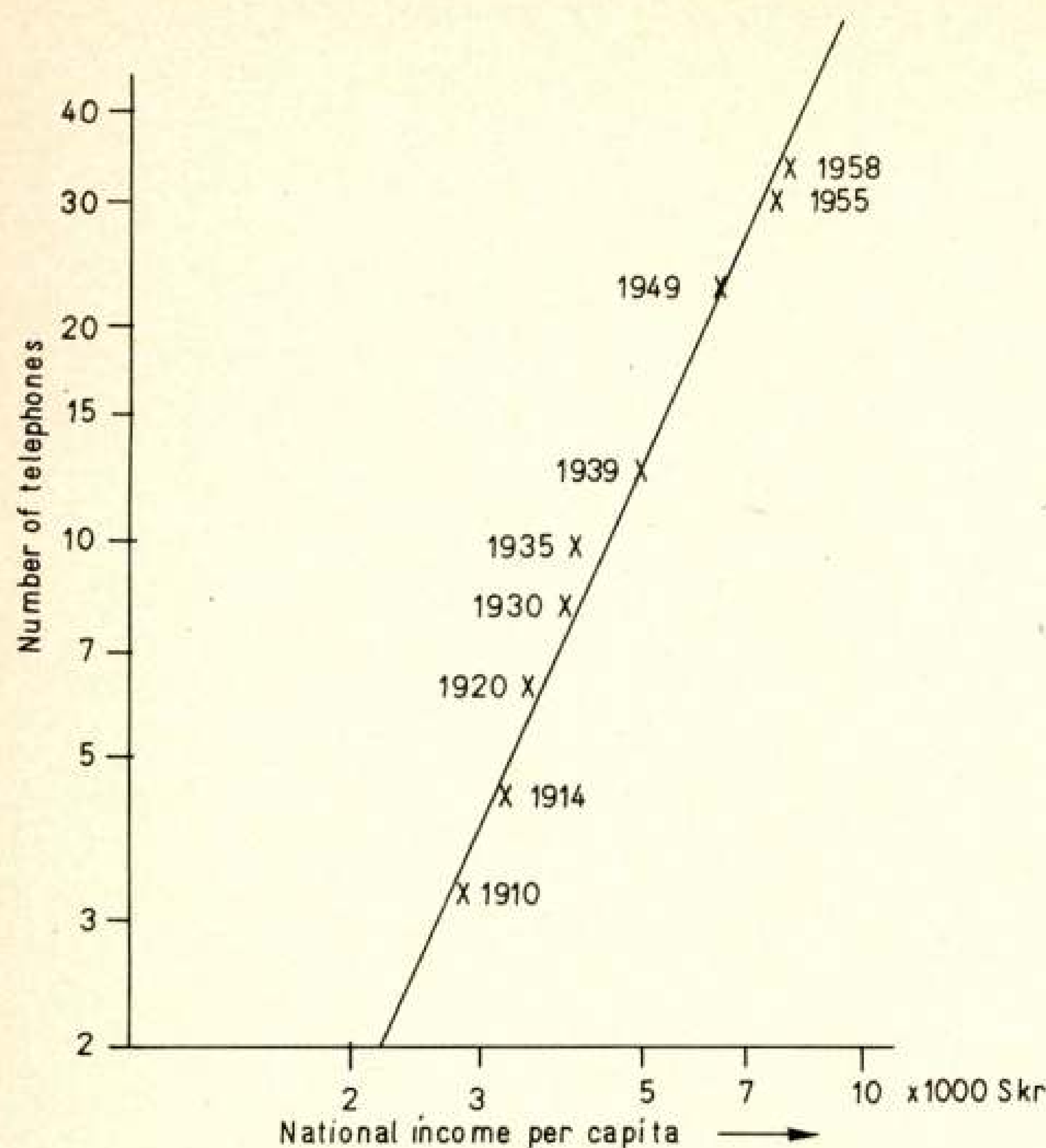


Fig. 1. Number of telephone per 100 inhabitants versus national income per capita in Sweden, based on 1959 prices (logarithmic scales; Skr = Swedish crown).

became necessary and these, in their turn, made it easier to design switches with better electrical properties such as crossbar switches. In order to control these switches common control was introduced. The first exchange using marker and link connection principles was demonstrated in London in 1914 by Betulander and Palmgren. It was, however, not until the forties and fifties that the crossbar exchanges became truly competitive due to the application of the by path principle in conjunction with conjugate selection in link connected switching trains.

With greater centralization of control it was possible to meet more varying demands on system features without disproportionately high costs or technical complexity resulting. A system with common control was found to be more intelligent than others since it could perform more complex logical functions according to more sophisticated rules, primarily by virtue of the fact that the important functions were performed in a single unit.

The application of electronics could make a marker organization operate faster than its relay counterpart but this arrangement would be subject to the same drawbacks, namely – hardware and circuit changes would be required when changes of service or traffic features were made. Wiring changes would be necessary whenever changes in numbering, routing or call metering were required.

Better system economy and flexibility may be obtained if the rules and data on which the common control acts may be changed easily and quickly, preferably without change of hardware. If, furthermore, the control could be made common to a very large switching unit further increases in economy and flexibility would be obtained.

Since telephony is a communications process, subject to rigorous rules of logic with regard to control, the principles of data processing may be applied. Indeed, the classical common control is of the digital type, where devices receive data transmitted from the subscriber's dial and process it with a view to setting up a suitable connection. A real time computer is therefore suitable for controlling telephony processes. The hardware standardization possible with this technique makes the equipment easily maintainable while offering a high degree of flexibility.

3. Compatibility

A telephone exchange has to interwork with other exchanges and, in the case of local exchanges, with subscriber's instruments. The new exchange has to adapt to its environment from the point of view of signalling, logic requirements, signalling power requirements, traffic load, traffic type, path and route selection requirements and administrative requirements. The environment may contain exchanges 40 years old or of the latest design and yet the newly installed exchange should be so flexible that it can even cater for future traffic and service requirements. It has to be modern at least 10-15 years after installation, if the exchange is to have a technical life comparable with its economic life. With present trends in traffic increment, together with the need for the introduction of more sophisticated features, this calls for a flexibility in control far exceeding present day standards.

Long distance trunks will, in future, be used to a much greater extent for establishing subscriber controlled calls without operator assistance. This will require low congestion probabilities which, in turn, will make refinements in route choice necessary as has already been indicated by the CCITT proposals concerning 'Change of Routing Pattern Signals' in the No. 6 signalling scheme. Considerations of this type, together with those incidental to the future impacts of the possible introduction of data switching and satellite circuits, will require a high degree of sophistication in control

The question of compatibility is therefore of vital importance if a present day design is to be economically and technically satisfactory.

3.1. Transmission and signalling

All commonly used signalling systems must be catered for. Line and numerical signalling systems of all types must be possible (DC, AC and VF signals). With regard to signals required for subscriber instrument operation, coin box operation and so on, line-polarity changes must be possible and the power handling capabilities of the switching network must be high. Present and future signalling needs make a completely flexible signalling equipment logic control necessary.

The actual receiving and sending devices must, however, comply with the analogue mode of the signalling system. Thus the controlling device should be capable of operating the analogue signal receivers and senders according to varying logical sequences.

3.2. The switching network

Switching networks for local, tandem, mixed local and tandem and toll switching must be obtainable by suitably grouping modular switching trains. Varying traffic loads must also be catered for in the same way. Both two and four wire transmission must be possible. The switching network must be potentially capable of handling broader frequency bands than those required today.

For these reasons and those mentioned in the previous section metallic contacts are suitable for use in the switching network.

3.3. Control

If the control is a centralized one with a high degree of sophistication all logic and decision-making functions may be performed by it. An overall simplification in hardware is therefore possible.

If the system is under program control the logic and decision making functions necessary for a telephone switching centre can easily be carried out. The type of switching network, its configuration and the signalling system rules can be changed at will. Metering methods and administrative traffic surveillance routines may also be changed.

4. System philosophy

The philosophy of the AKE stored program switching system has taken into account the factors mentioned above while also applying, among other things, the experience gained from the design, manufacture and operational results of the 412-L TDM electronic switching centres, presently being used by the USAF.

The switching systems should be modular so as to be able to assimilate and adapt to new techniques and components. Each module has well defined interface conditions in order to make this possible.

The AKE switching system has been divided into three main functional blocks, the telephony unit, the test and operation devices and the processing system. Each of these units comprises a number of modular subsystems, each of which is built up with modular circuitry. Due to its modular design and the flexibility of the stored program control the AKE system is suitable for use as local, mixed local and tandem and toll exchange applications.

The metallic contact cross points in the switching system should be provided with latching means in order to reduce power requirements and the need for holding circuits. The ferreed, reed relay and code switch were possible speech contact choices. The code switch, which has noble metal twin contacts, has a higher contact force than that on normal relay contacts. The code switch wire spring has two degrees of lateral freedom which guarantees the even distribution of contact force on the two contact points in the angle formed by the wire multiples see fig. 2. The code switch has mechanical latching. For these reasons and those stated below it was therefore decided to use the code switch in the AKE switching trains.

In principle the code switch resembles the crossbar switch in that it has relay type contacts, assembled in groups corresponding to the crossbar verticals. The function of the horizontals of the crossbar switch has, however, been modified. The level and individual within the verticals is now indicated by setting one or more flat metal strips having toothed profiles. The toothed profile forms a code enabling the selection of individual and level to be made by setting the strips in different relative positions – hence the name.

The code switch has, furthermore, been designed from the beginning with a view to applying automatic manufacturing techniques so as to improve reliability and reduce manufacturing costs while making it possible to maintain a high and even production quantity.

In order to reduce the number of relay set types and their complexity logic functions determining the mode of operation of relay set are to be executed by the processing system. Relays requiring stringent electrical tolerances are then not necessary.

Traffic conditions and the analogue mode of signalling are the main factors determining the hardware configuration in the telephony units. The processing system must be fast enough to handle traffic on a strictly real-time basis. In order that the system reliability should be competitive the probability of system failure in the processing system should be such that not more than 2 hours total system down time is to be expected over a 40 year period, based on a total travel and repair time of 24 hours.

In order to attain this reliability it was found that each processor would have to be duplicated. If more than two

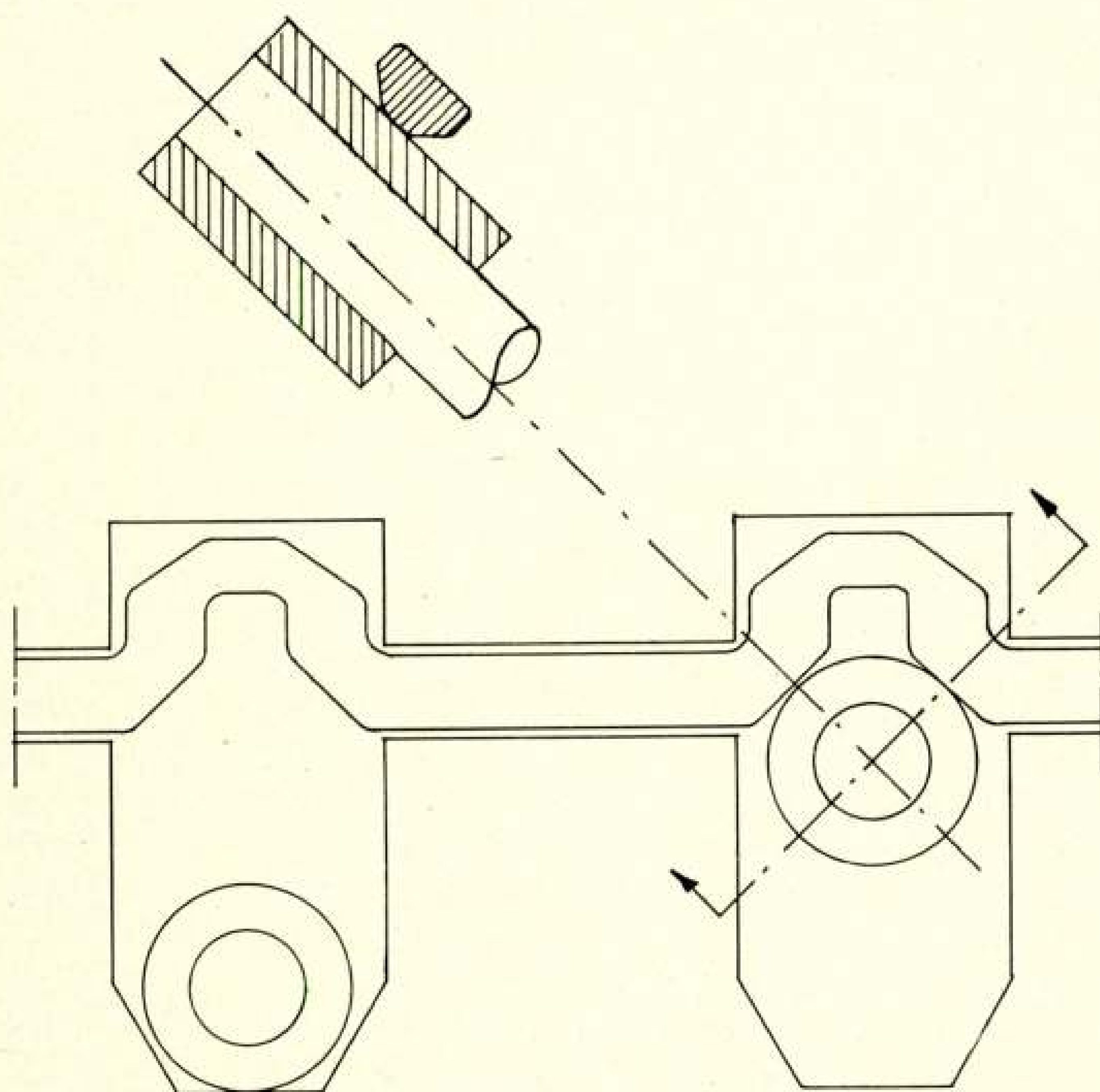


Fig. 2. Code switch contact.

processors were to operate in parallel, the supervisory equipment complexity would increase the system failure probability above that of the two processor configuration. A processing module, comprising two synchronously operating processors, was therefore decided upon.

The interface between the processing system and the telephony units must be modularily incrementable if sufficient flexibility is to be obtained. The modules should furthermore serve relatively small groups of equipment so as to minimize the influence of faults. The interface modules are capable of converting processor type signals and codes to telephony unit signals and codes, thus obtaining complete freedom of choice with regard to size, configuration and type of devices in the telephony unit.

Each device of importance in the telephony unit is individually accessible for test or operation purposes so as to ensure logic function flexibility.

5. Description of the AKE switching system

5.1. Telephony unit

The telephony unit consists of switching trains built up of code switches and relay sets for performing digit receiving and sending functions, cord circuit functions and line signalling functions. Since all logic functions have been taken over by the processing system the relay sets are simple as composed with their counterparts in conventional systems.

Since only speech wires are required the multiple capacity of the switches may be utilized to the full. In the case of the code switch, with its 12 pole 17 position multiple this implies that either 3 levels with 14 four pole outlets of 6 levels with 11 two pole outlets per vertical are obtainable ($3 \times 14 = 42$ or $6 \times 11 = 66$ outlets respectively). The possible code switch multiple configurations may be seen from fig. 3a,b,c. The tables to the right and below each figure indicate the required settings of the level and individual selection code-bars respectively. The 13th contact level on the switch is used for operation check routines.

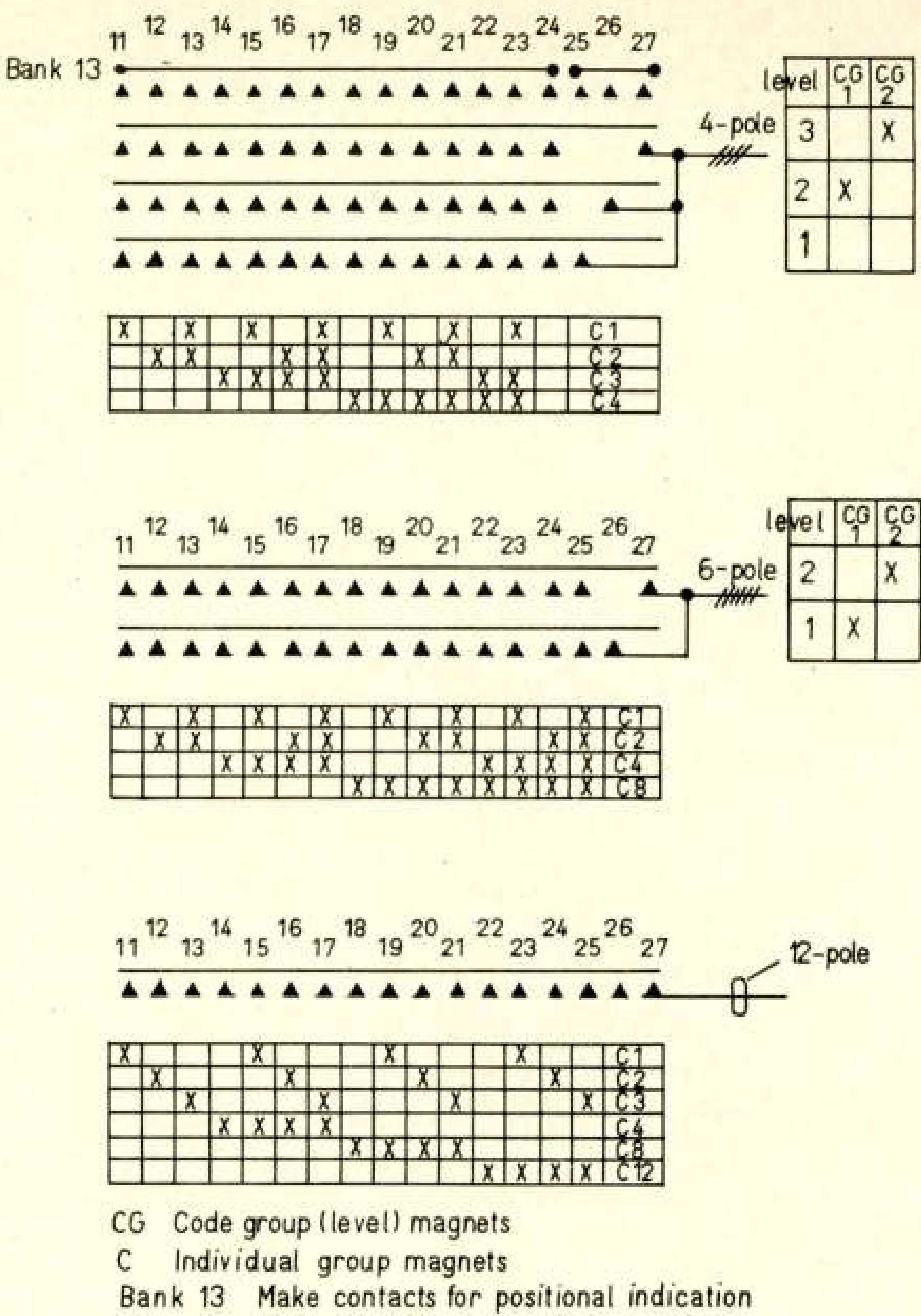


Fig. 3b. Code switch multiple configurations.

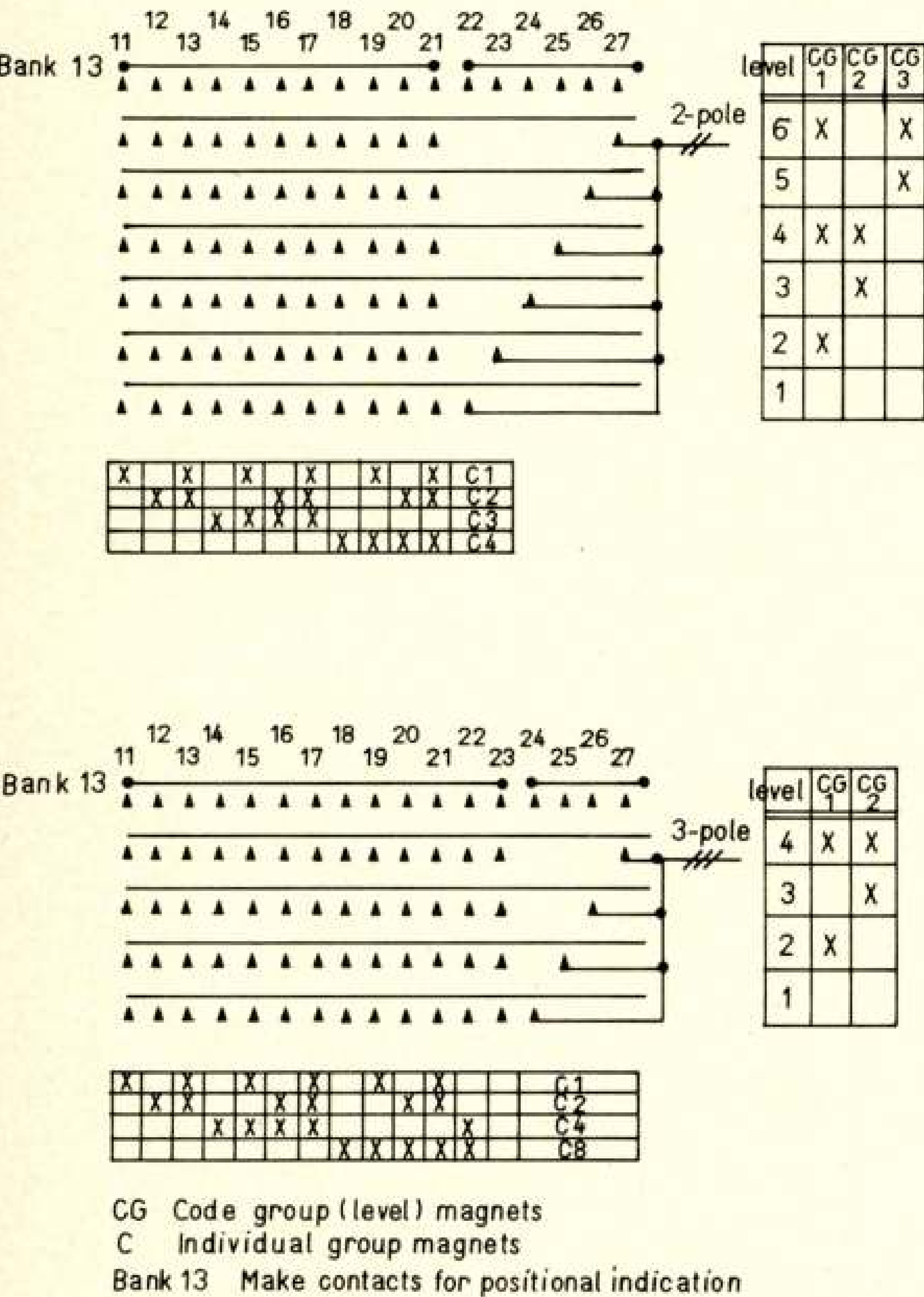


Fig. 3a. Code switch multiple configurations.

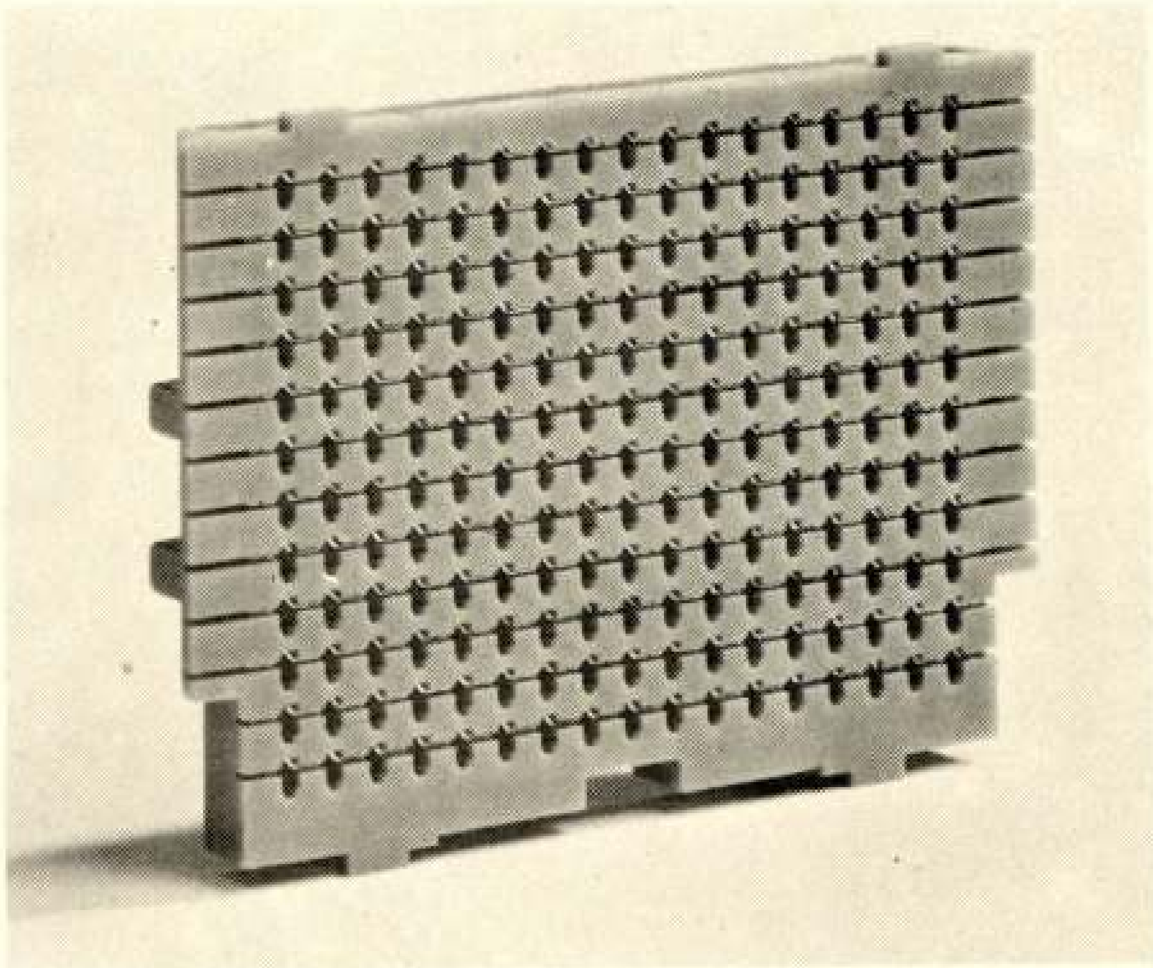


Fig. 3c. Code switch multiple configurations.

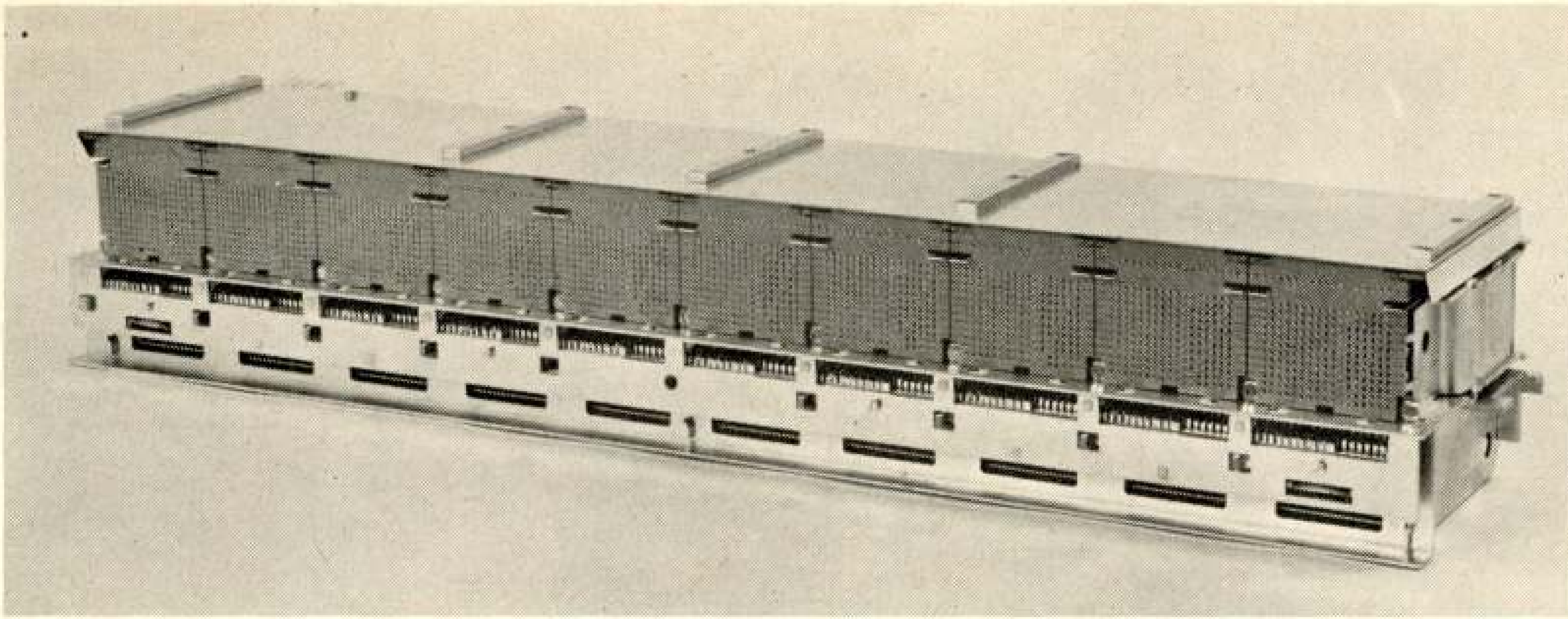


Fig. 4. Code switch.

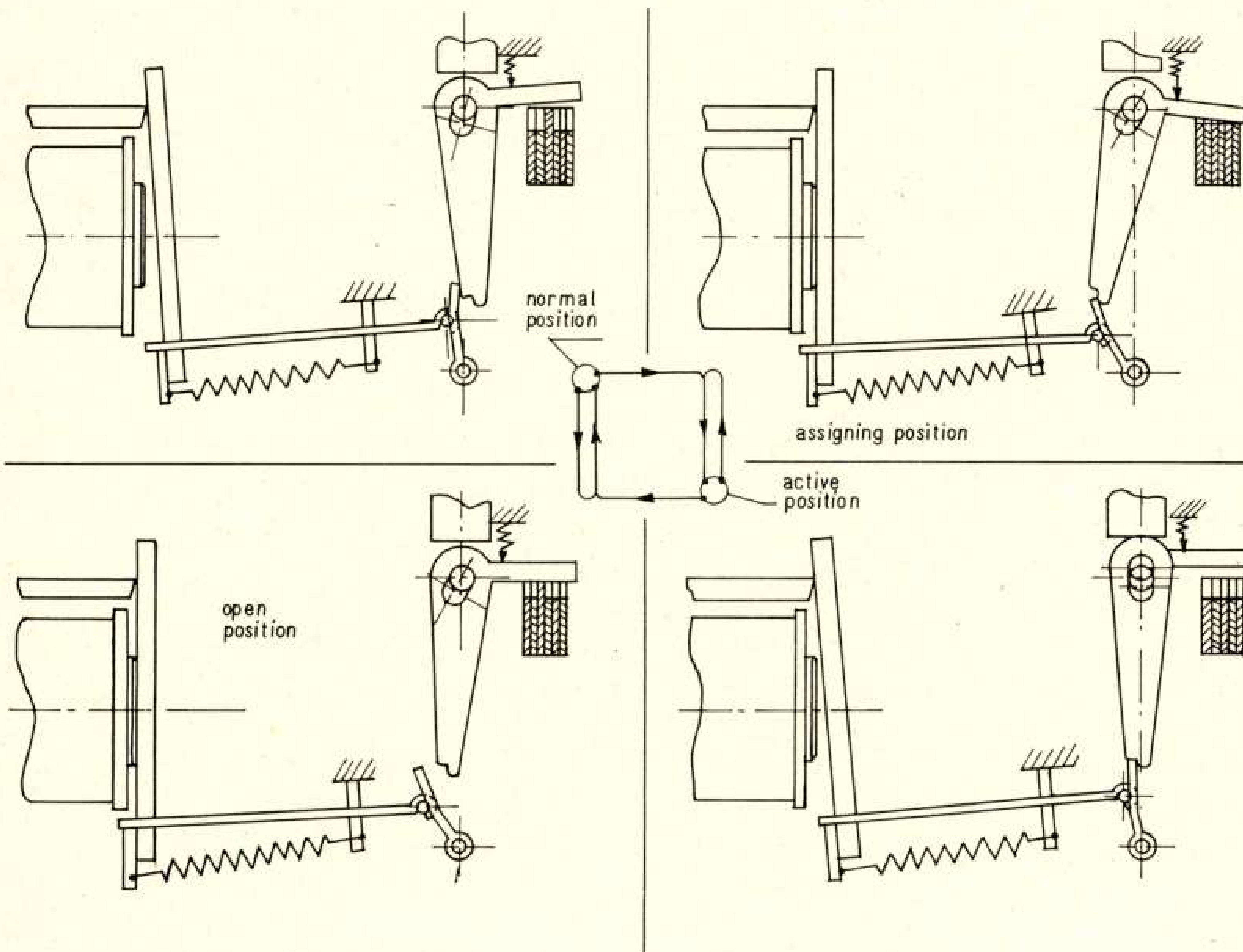


Fig. 5. Code switch vertical phases.

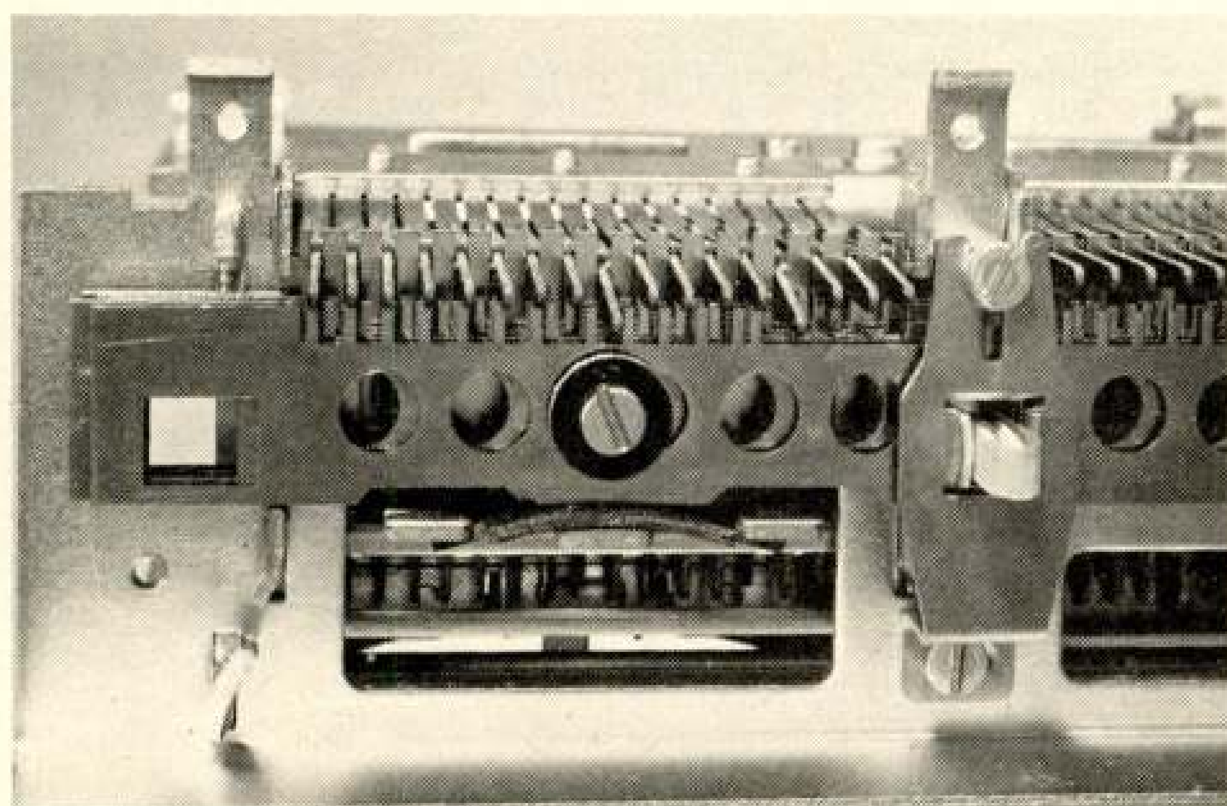


Fig. 6. Code switch vertical.

Some idea of the mechanical design and method of operation of the code switch may be obtained from the accompanying figs. 4, 5, 6. In principle the code-bars are translated 1.5 mm and a combination of toothed profiles will always cause two open slots to appear, one indicating level and one individual outlet. The vertical operation mechanism will operate the indicated contact spring sets.

Fig. 7 is a typical example of a combined local and tandem exchange of the type presently being tested at Tumba in Sweden. For large toll exchanges traffic routing may be accomplished according to fig. 8 which is the 4-wire switching arrangement which will be used in Rotterdam DC II. Fig. 9 shows the grouping plan to be used at Rotterdam. The Rotterdam grouping has 600 inlets 800 interstage links and 1640 outlets and with conjugate selection through two such stages loads of 0.8 erl/inlet can be carried.

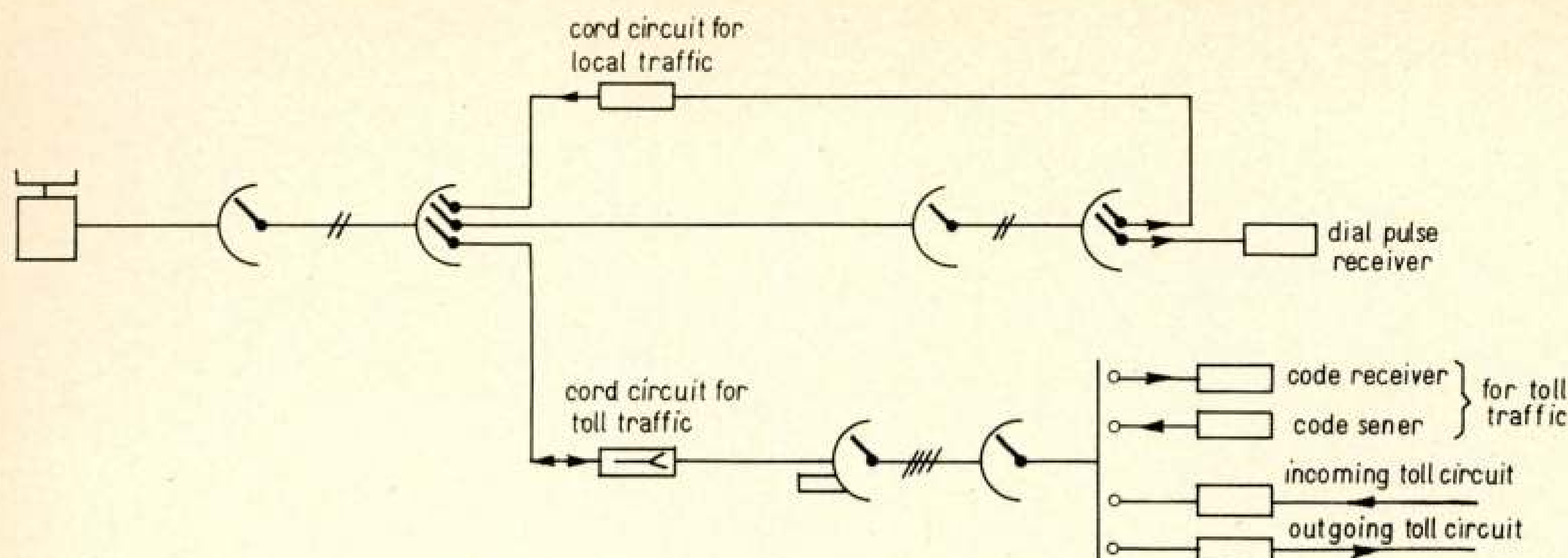


Fig. 7. Trunking diagrams combined local and tandem AKE.

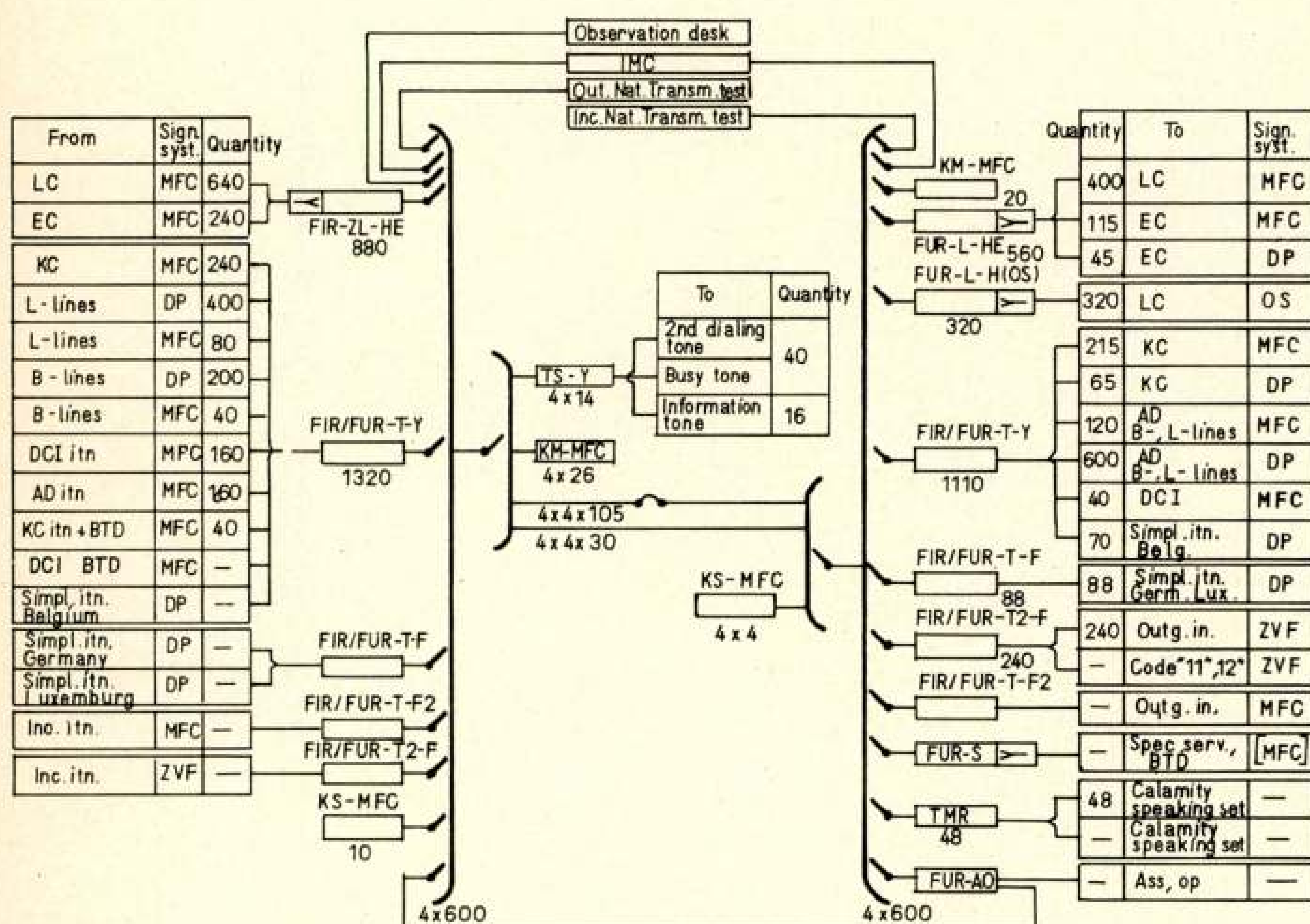


Fig. 8. Trunking diagram, Rotterdam DC II.

5.2. Test and operation devices

In figs. 10 and 11 the functional blocks of the test and operation unit (transfer circuits) for a mixed local and tandem exchange may be seen. Each test unit (LT, RT) contains 72 test words, each word being connected to 16 test points in the telephony unit. Each SMR unit contains 16 words with 16 bits/word, each bit containing a bistable flip-flop. A reed relay is operated by each SMR flip-flop and the reed relay contacts operate telephone type relays either in relay sets or in the VMR and RMR units. These latter devices are merely decoding relay sets enabling more economical use to be made of the SMR hardware in cases where less stringent timing requirements are permissible.

The processing system can select a word, one at a time, in any of the LT, RT or SMR units by sending an appropriate word address. The results of a test are then sent from the pertinent RT or LT word to the processing system in parallel form or else the processing system sends a 16 bit data word to the SMR word in question.

A redundant coding system and a number of check codes are used to detect faults in the test and operation groups. An over-all circuit diagram of the test and operation group is shown in fig. 12 while simplified block diagrams are shown in fig. 13.

5.3. Processing system

A basic processing system module consists of a pair of processors and their programs. Fig. 14 shows the hardware configurations of a processor pair. The processor pair has a program store comprising a pair of ferrite core memories for storing the instruction sequences (PSU) which are connected to a pair of central processing units (CPU in the figure) by means of a pair of busses. The busses can be connected to any memory block. A second bus system is used for transferring data between data stores (DSU) and test and operation groups (TOG) and the central processing units. Between these latter busses a supervisory unit has been inserted for comparing the signals on the busses for malfunction detection purposes. The central processing units, program stores and supervisory unit in a pair constitute a processor module.

A number of processor modules may be assembled into a

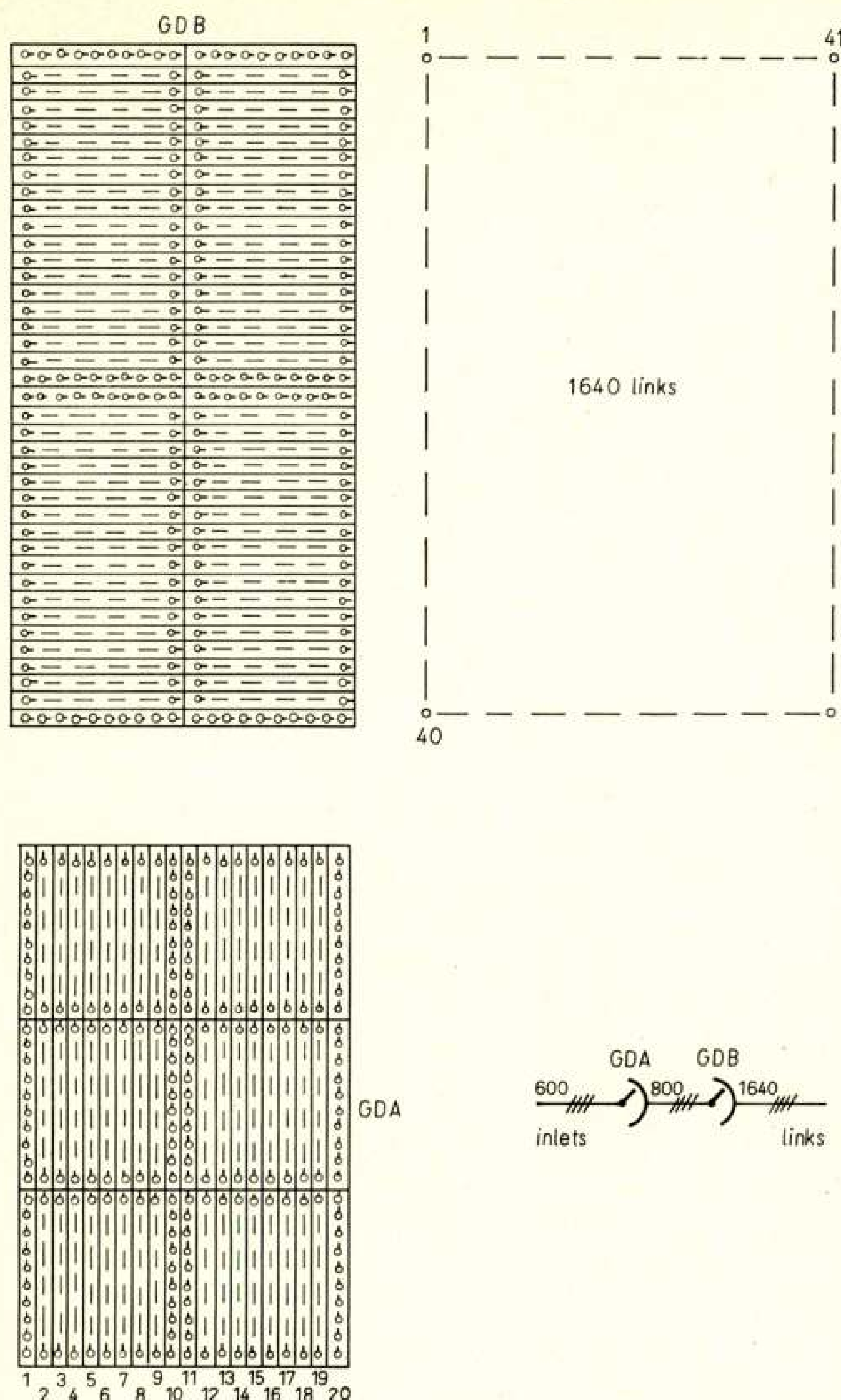


Fig. 9. GV-4-wire-600-800-1640.

multi-processor system according to fig. 15, where a common group of stores and test and operation groups may be accessed via data transfer bus systems.

The central processing units are identical and consist of 5 basic functional units BU, PU, AU, IU and CU interconnected via an internal bus system as may be seen from fig. 16. The programmer has at his disposal various logic registers in the program unit (PU). The buffer unit (BU) has transfer registers and circuitry by means of which the data stores or test and operation units can be accessed via the channel unit (CHU) in the multiplexing group (MG). Arithmetic and logic functions are implemented by circuits in the arithmetic unit (AU). The instructions which are to be executed are interpreted in the instruction registers in the instruction unit (IU) to which the program stores (PS) are connected and from which signals are obtained which in turn are in the control unit (CU) decoded and applied to the control leads of the microprogram network. Timing pulses from sequencing circuits are applied to the microprogram network so as to produce the requisite micro-operation pulse sequences as specified by the instruction. The basic clock frequency is 5 MHz which implies a 0.2 µs microprogram step time. The basic memory cycle is 2.4 µs.

Switching systems carrying heavy traffic, require the inter-operation of several processors. A system of this type will be used in Rotterdam DC II and will be described in detail later on.

5.4. Hardware and circuits

As far as possible, hardware has been standardized. The standard circuits used for logic functions in the processor are of the DTL/NAND type using silicon components. A typical circuit with its truth table is shown in fig. 17. Certain specialized circuits are required for memory drive and sense circuits, for bus drive and sense functions and for test and operation circuit functions. Some typical component boards are shown in fig. 18.

6. System operation

All functions must be initiated and carried out under program control. If, for example, a call condition appears on a line no action will be taken until such time as the processing system decides to investigate the state of that particular line. After investigating and analyzing the state of the line, the processing system takes suitable action.

6.1. Functional priorities

In any switching system the work to be done may be classed into different categories depending, among other things, on the precision and rate at which changes of state must be handled. Usually signalling functions require high timing precision, while switch operations can be carried out at a slower and less stringently defined rate. Functions such as subscriber line scanning and some supervisory routines may be carried out at relatively low speed.

There are, in the AKE system, three functional levels. Work on the A-level is unconditionally begun at times specified by systemclock controlled interrupt signals. The clock interrupt interval is primarily determined by signalling system parameters. The clock interrupt interval has, in the case of Rotterdam DC II been fixed at 5 ms, for reasons which will be mentioned in the following paper which, furthermore, describes how translations are made between levels. All work done by the processing system on the A, B and C levels has to be supervised by a monitoring program.

A malfunction in the normal work of the processing system will cause a fault analysis routine to be initiated. During this time the normal clock interrupt function is inhibited.

6.2. Information store organization

Data and instructions are stored in physically separate, but identical units. Information may therefore be identified as data or instructions by defining the store but within each store the exact location of information must be defined. A region or field in a store, not necessarily sequentially addressed, contains information pertaining to one type of function or device. Each field is characterized by a field address, in general the first word in the field. E.g. all information pertaining to register receivers is stored in the register field.

6.3. Instruction format and characteristics

The instruction word is, like the data word, 16 bits long. In

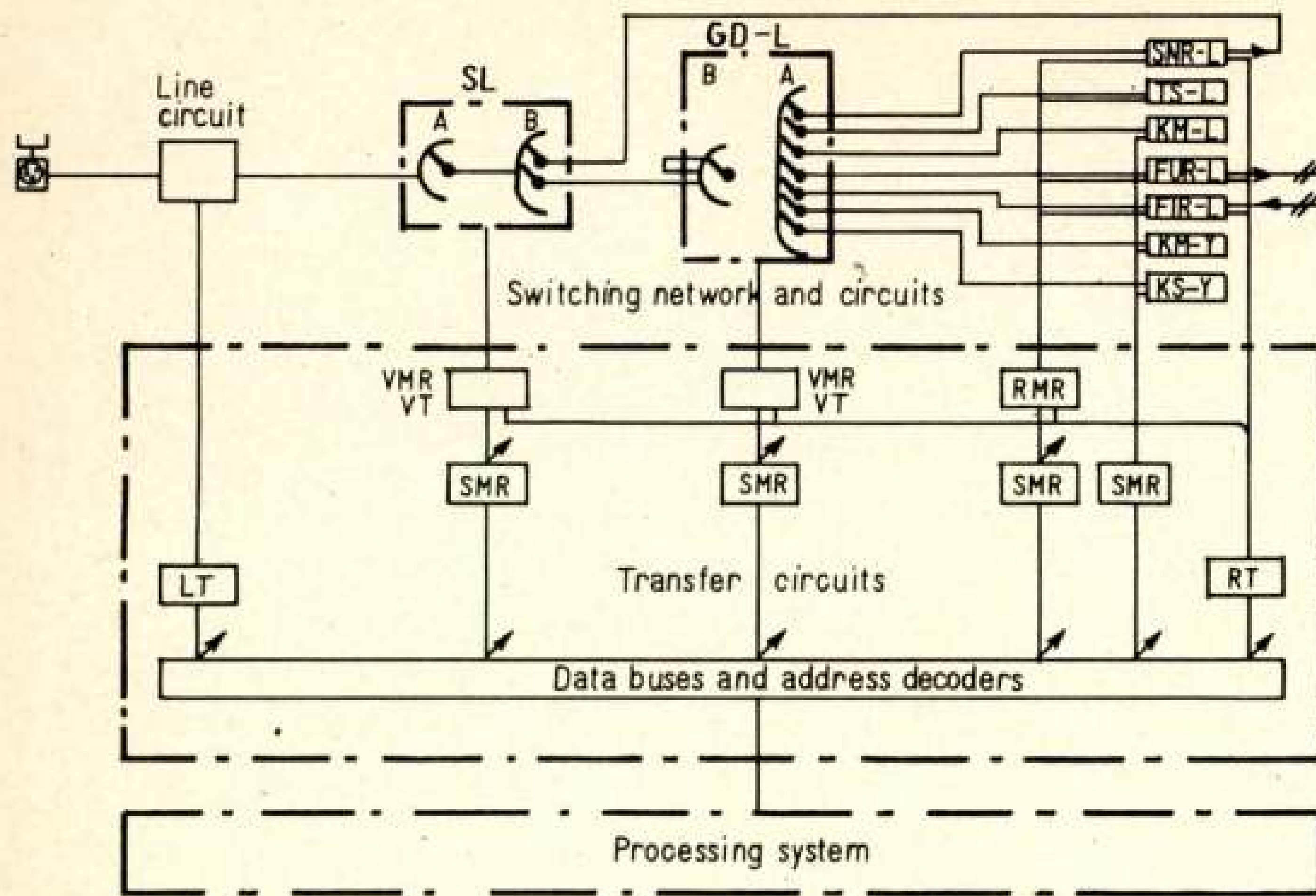


Fig. 10. Transfer unit principles-local.

order to keep data and instructions separate after being read out of PS and DS different sets of instructions apply to instruction and data manipulation. The instruction word has a 6 bit order-defining part and a modifier comprising the remaining 10 bits. The operation is defined by a mnemonic three letter code. The processor is of the indirect address type with two-address working mode. The modifier will therefore often contain two addresses defining the logic registers in which the full addresses are to be found. Generally these addresses define the destination and source addresses. The significance of the modifier will vary from instruction to instruction and in certain operators all the bits in the modifier are not required. This makes it possible to define more than 64 instructions.

Instruction times may vary. In the case of the multiprocessor systems the microprogram time will vary between 2.4 and 6 µs. Certain more specialized or compounded instructions such as JOB may take longer.

6.4. Program hierarchy

As is the case with computers in general there is a program hierarchy in the processing system for the AKE switching

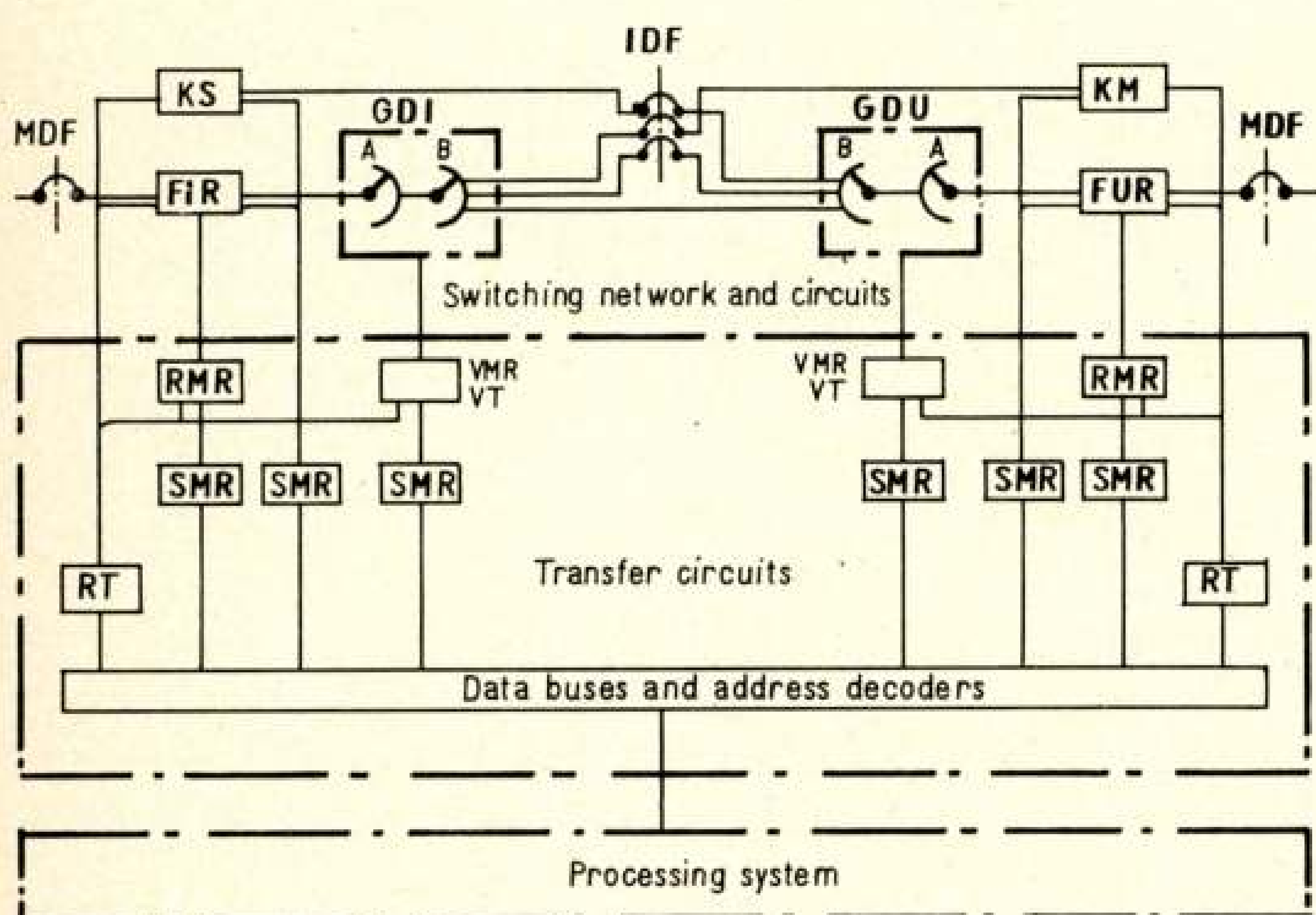


Fig. 11. Transfer unit principles-toll.

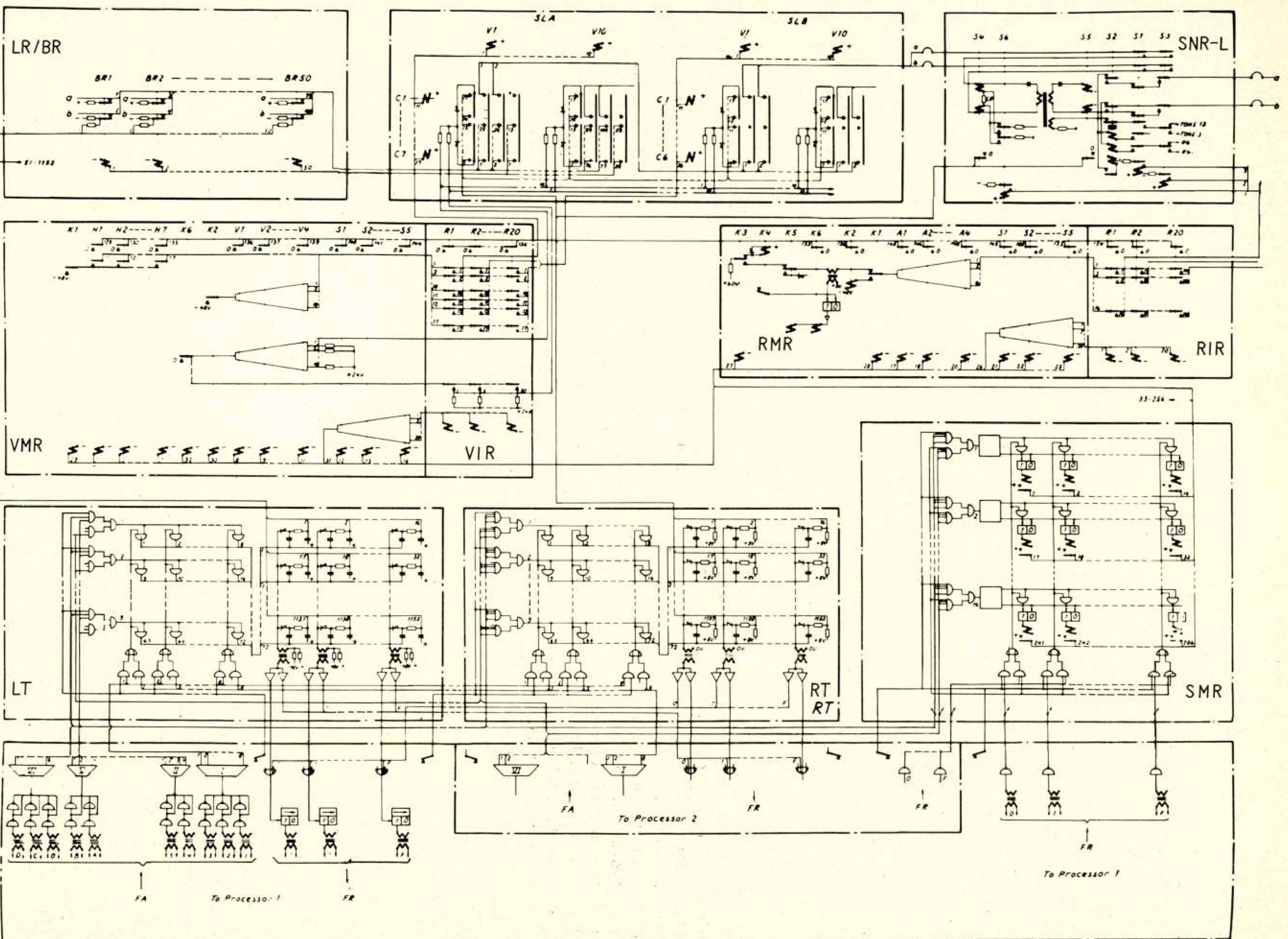


Fig. 12. Transfer circuitry-detailed.

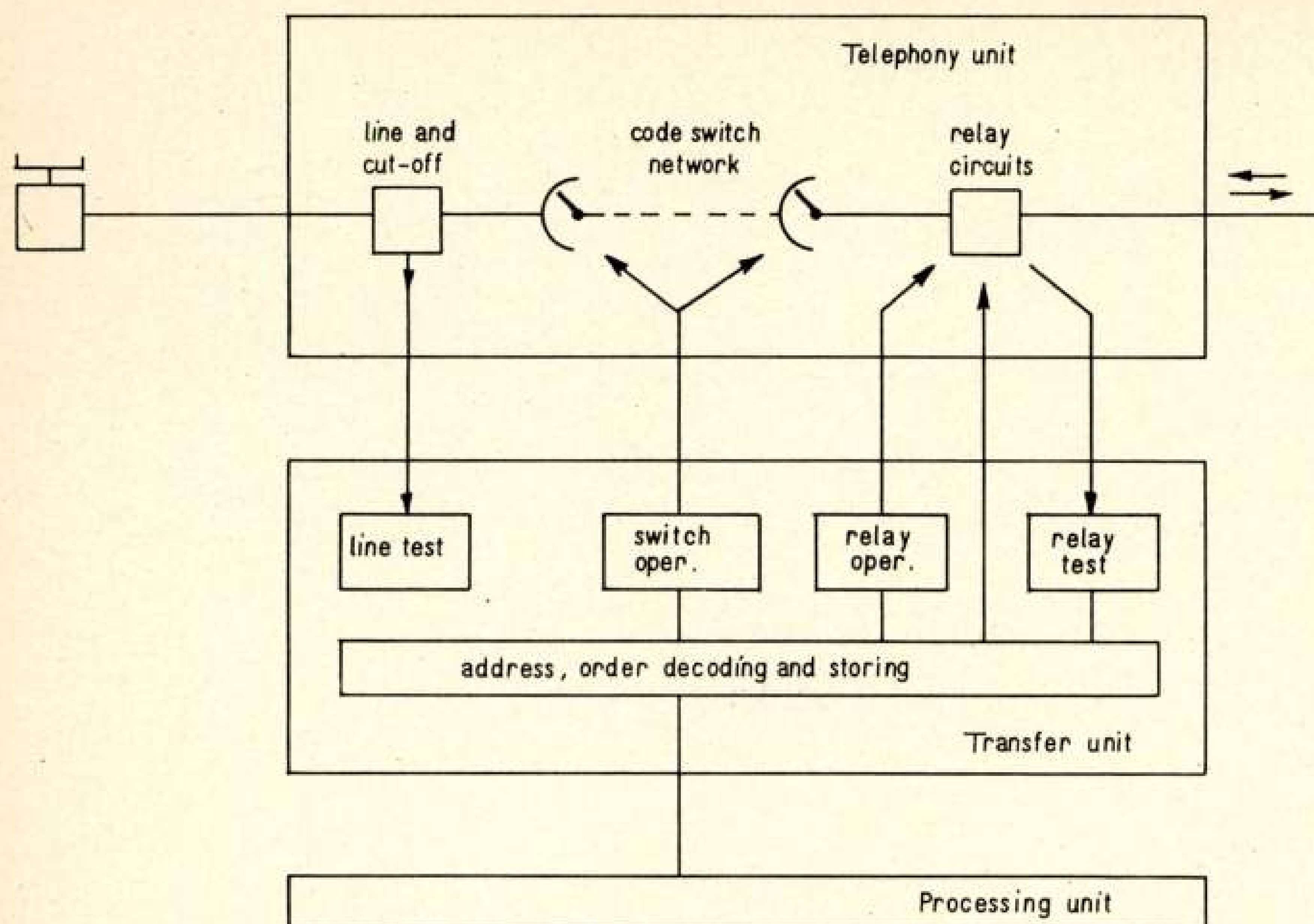


Fig. 13. Transfer unit – Function simplified.

systems. From system, function and program flow charts programs are produced on an instruction and mnemonic code level. These programs, routines and subroutines, are then stored in a program library.

A program assembly program is used to assemble and compile programs, routines and subroutines into a required program. Assembled programs are then tested both by a simulation program and on a replica of the pertinent processing equipment.

There are program hierarchies both for the programs themselves and for the work which they do in the processing system. It is easy to assemble automatically and under computer control, a specific program, test it and produce an input tape suitable for the switching site in question while the division of processing-system work into different priority levels and into groups of tasks defined by job lists makes it easy to administer and supervise processing system functions. Due to the list structure of the programs it is also easy to change an operating program by inserting or deleting instructions.

6.5. Call detection as a simplified example

In order to give a better idea of how the AKE switching system operates an example will be given in the following paper: 'Het principe en de werking van programma-bestuurde telefooncentrales van het type AKE'.

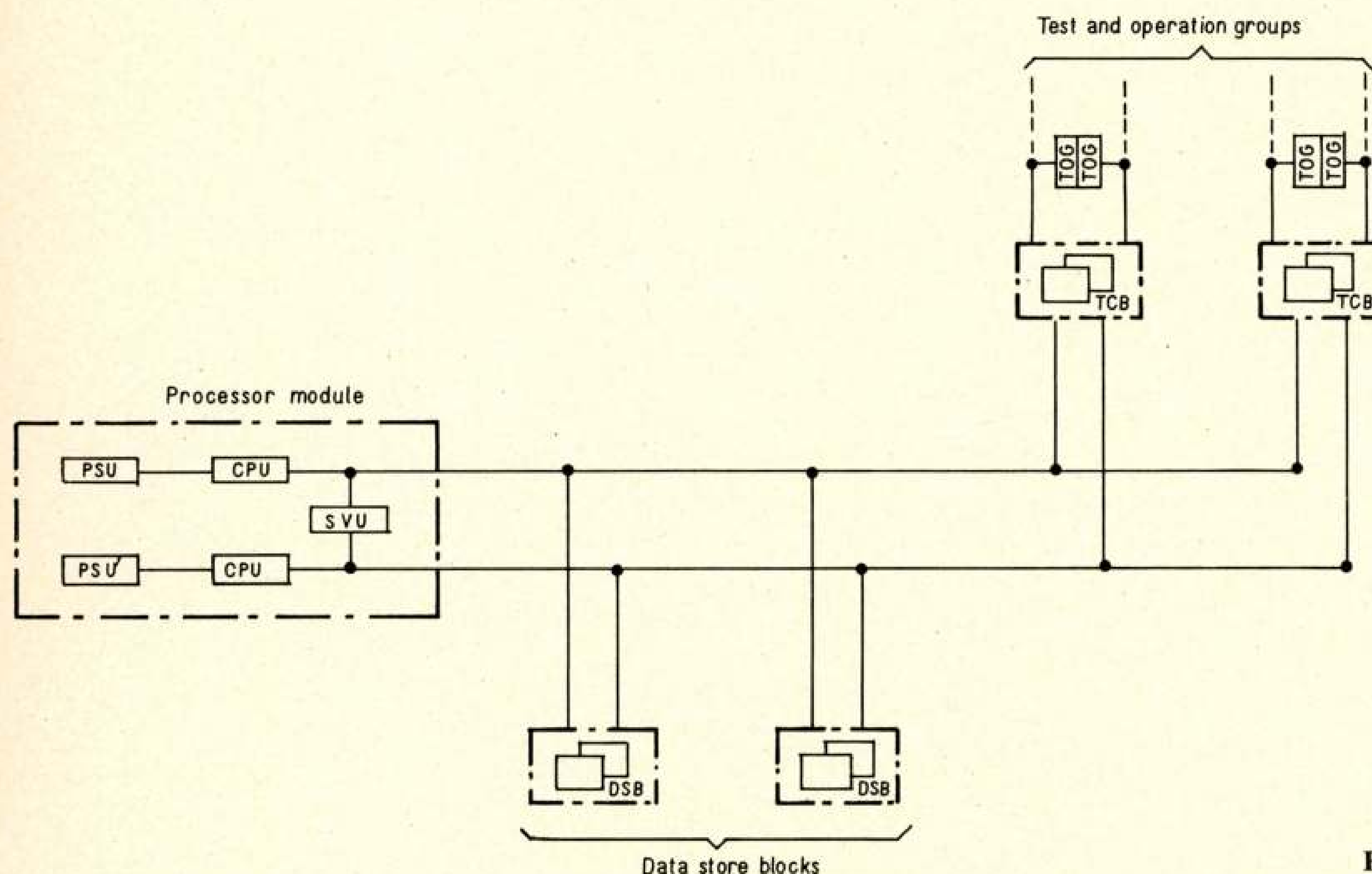


Fig. 14. Processor pair (Basic).

7. Reliability

It is necessary to design in the over-all system reliability both on the system and hardware levels. Component faults cannot be avoided but their influence must be minimized by system design on philosophical, software and hardware levels.

7.1. System aspects

Processing-system hardware and software have been designed with a view to obtaining high reliability and maintainability, the hardware by duplication and the software by monitoring. The telephony units, being as usual modular and replicated, will, if a module becomes faulty, only influence traffic indirectly, in general by reducing the grade of service. The test and operation groups are also of a modular build-up; at least two operation devices can reach any given telephony device. A fault in either telephony devices or test and operation group will therefore influence only a limited part of the traffic carrying capacity of the system. The stored program control will, moreover, minimize the effects of a fault.

The processing module is self-checking since two processors run synchronously in each basic block or module. Due to the modular design and division into functional blocks it is possible to determine which block is faulty and thereafter which portion of the hardware within the block. These actions will, however, not be adequate if the desired system reliability is to be attained. The processing system must be so designed that, in spite of a unit being faulty, the remaining hardware may be reorganized under program control so as to obtain a new, correctly operating, processing system module.

7.2. Malfunction detection and alleviation

Synchronous processor operation makes it possible to check results continuously against one another. The control system is kept paralleled as far out as possible into the processor environment. Test and operation units receive information from both processing systems simultaneously. Address information is compared for congruency before a word gate is operated. In the test and operation unit, furthermore, a redundant code is used so that individual processor inputs to the word gate can be checked.

The processing system checks each step in a process by performing a test of the requested setting of devices. Thus, if a switch is to be set, the processor will operate specific SMR devices, test them, test the secondary operation of portions of the pertinent VMR, operate further SMR devices, test them, and finally operate the required switch and check it by testing the settings of the contacts in the 13th pole of the switch. This procedure enables a fault to be pinpointed to a very small area. Processor malfunction is detected directly or indirectly by the supervisory unit (SVU).

The supervisory unit (SVU) initiates malfunction alleviation routines in three stages. First the faulty processor within the pair is located, secondly the faulty functional block is located and finally the faulty circuit hardware is located. The first step must be completed within a primary interval, but the next two steps may be carried out more slowly. The object of the procedure is to enable the supervisory unit to reorganize, as quickly as possible, the fault-free functional units into two operating processing systems so that the processing module may at all times have as high a system reliability possible.

The following paper, referred to in 6.5, deals with these aspects of the system.

8. Influence of traffic

Traffic requirements will define the configuration of switching trains and relay sets and also path-selecting and routing routines. It is, however, a design policy that hardware should, as far as possible, only be affected as to quantity and not type. This is obviously true for the switching trains. Relay sets have become

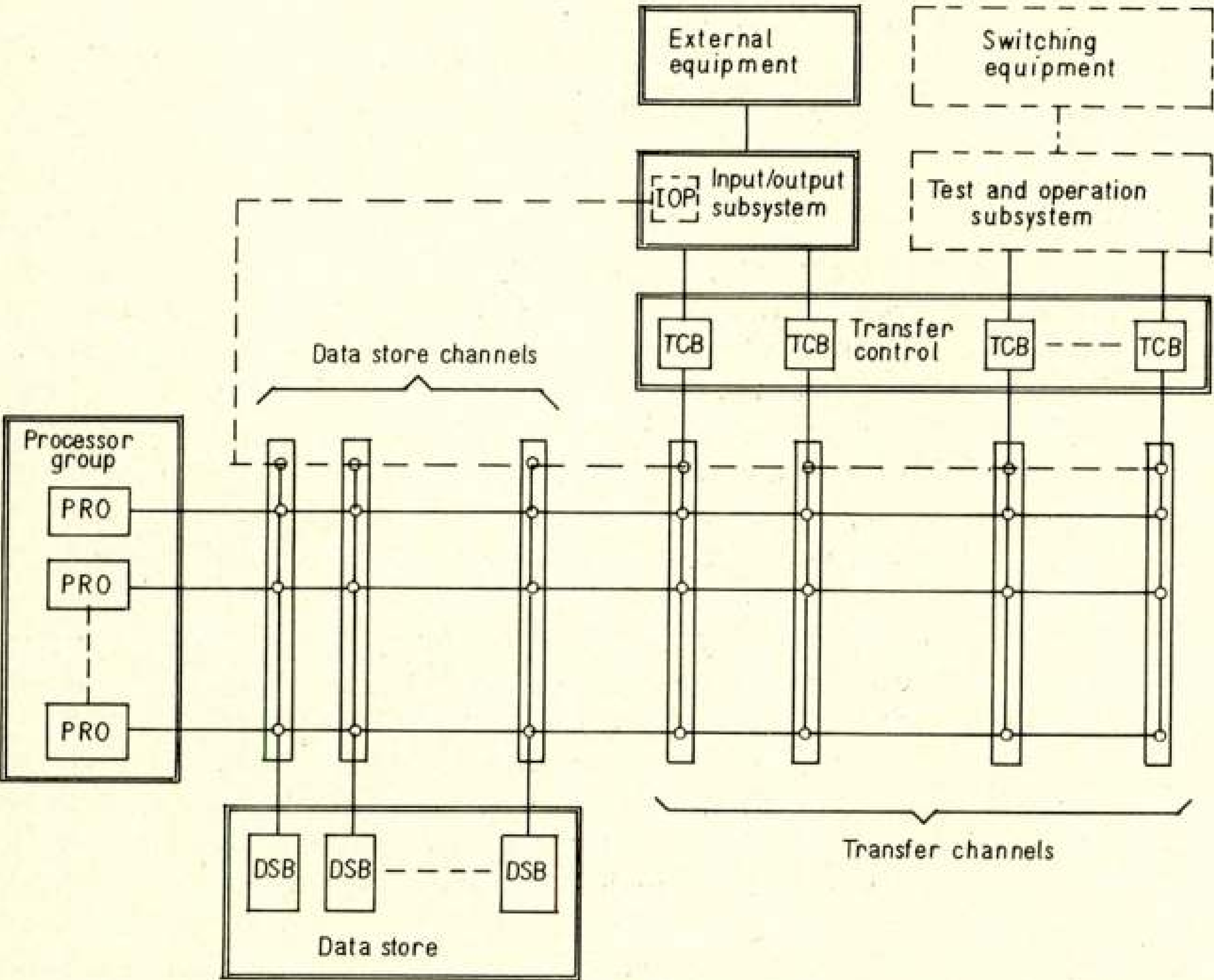


Fig. 15. Multi-processor system (Basic).

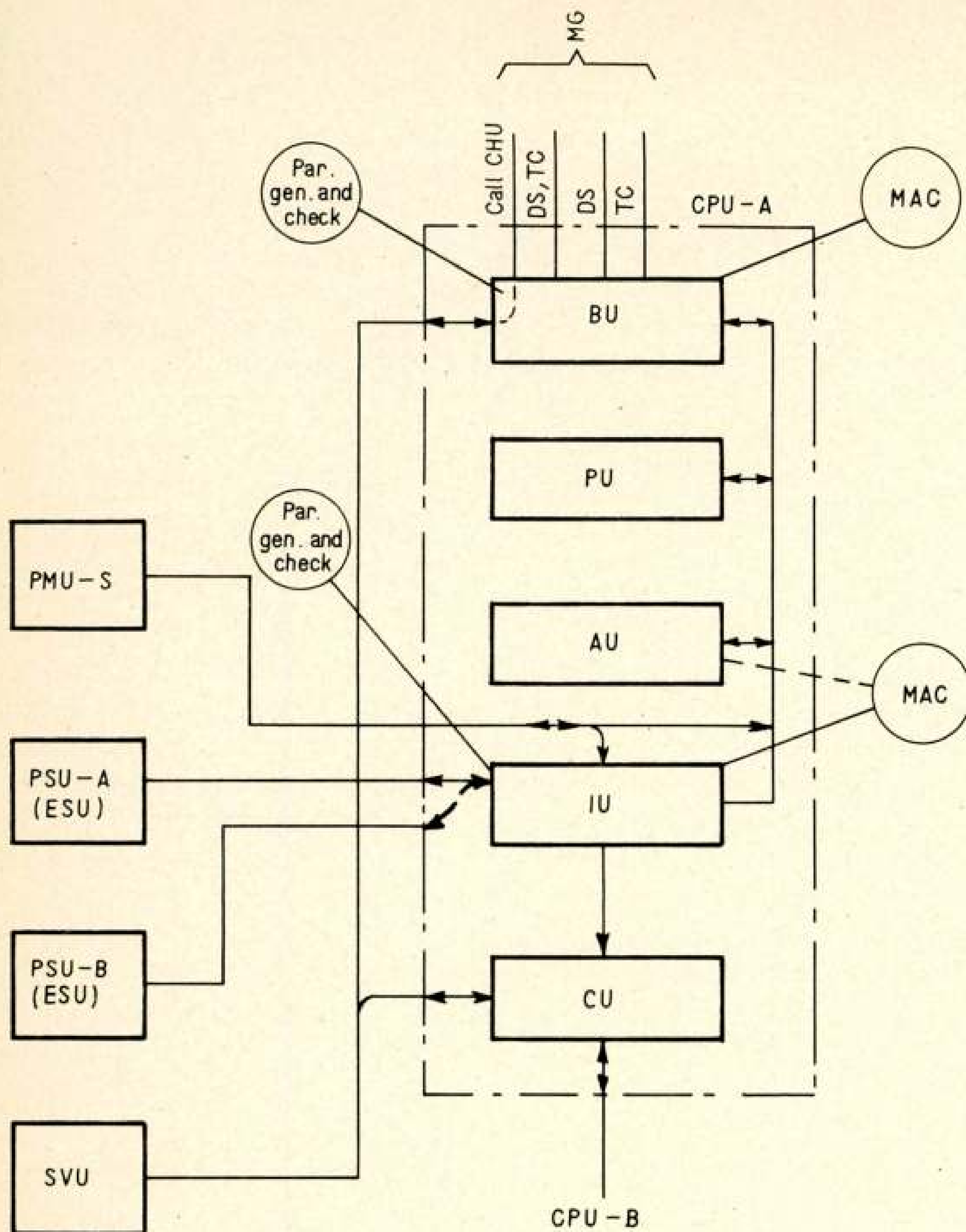
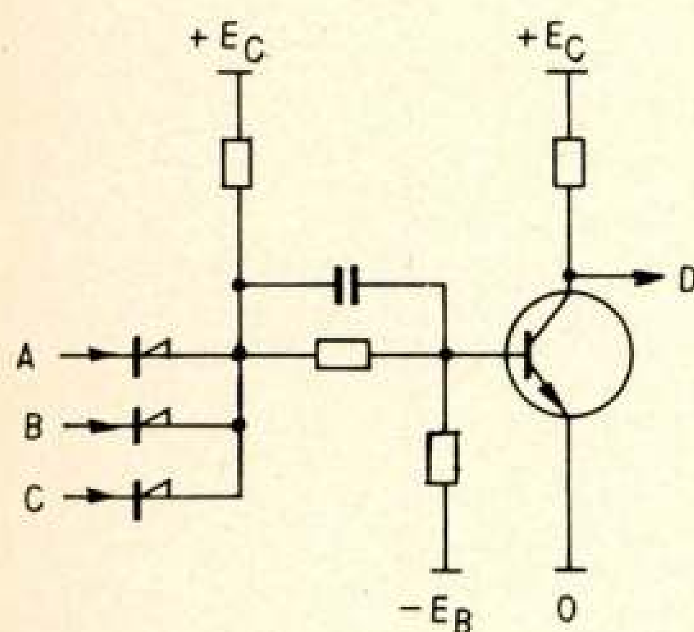


Fig. 16. CPU – 5 basic blocks.



$D = \overline{ABC}$

A	B	C	D
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Fig. 17. DTL/NAND and truth table.

simpler and, since they are controlled by the processing system, the number of types has been drastically reduced.

8.1. System philosophy

Traffic will load the processing system to a corresponding degree. For large traffic volumes, such as is the case in Rotterdam DC II, several processing modules must be used.

8.2. Processor organization

Processors may be organized in different ways in order to satisfy heavy traffic conditions. A number of processing modules, each consisting of a pair of processors, will be required in these cases to operate as a Processing Group (PG).

The amount of inter-processor data transfer is an important factor in considering the processing system capacity. The exchange switching network of large exchanges could be divided into suitable groups but, for inter-group traffic, large amounts of data must be interchanged between processors which would drastically reduce the useful processing capacity of each processor. Failure security would, furthermore, require the addition of equipment in each group. Paralleling processing systems on the other hand poses problems both of sequencing and updating.

The solution chosen is to have a common processor group where each processing module (processor pair) performs certain of the tasks required thus dividing the processing work according to function.

From a security point of view each processing module should

be provided with a spare. This is accomplished, however, not by physically duplicating each module but by re-allocating work. Each processing module has, in its program store, the entire program, but a job list is compiled so as to contain only those specific items of work which that module is to perform. These lists, one per processing module, can be automatically re-edited under program control. Such a change of work may be due either to changes in traffic or to hardware faults in a processing module. The following paper will describe the dynamics of these procedures.

8.3. Program organization

The program, from a traffic handling point of view, must take into account both the network configuration and routing plan. Since these factors are handled on the program level, however, no hardware changes are called for.

A supervisory program is provided for checking traffic conditions both in the telephony unit and over routes. Changes of route choice and routing pattern can be carried out on a program basis as a function of the time of day, the traffic load distribution or the receipt of an external signal.

9. A system for large toll exchanges

9.1. General

If the traffic is expected to exceed about 2 400 erl a multiprocessor organization is recommended. In a toll exchange even factors such as call metering methods and tariffs must be taken into account when deciding the number of processing modules in the processing group.

In a local exchange of the stored program control type no electro-mechanical call meters are required since meter counts or other types of call accounting information is stored in the data store. At least a partial processing of metering information may be carried out before storing. Accounting is therefore simplified.

Toll exchanges have, however, to determine tariffs and accounting methods in accordance with the type of call, the route choice and the type of exchange which happens to be connected to the toll circuit in question. Metering pulses, tariff codes and other information must therefore be sent from the toll centre to other exchanges not necessarily of the AKE type. Metering information must therefore be sent in the analogue form required by the toll circuit in question.

9.2. The multi-processor exchange

Following the general AKE system principles a multi-processor system is modular in design. Each functional block and module is duplicated. Within each processor pair a supervisory unit (SVU) checks for continual signal congruency. Check, fault location and fault alleviation within each pair follows the same lines as described earlier.

The general outline of a multi-processor system of type APZ 130 intended for use in AKE 13 toll switching systems is shown in fig. 19. On the left is a number of processor pairs PRO 0 – PRO m, each with a pair of Program Store Units (PSU) and Central Processing Units (CPU) supervised by a supervisory unit (SVU). These processors form a Processing Group (PG) which may contain 1-8 processor pairs.

Each processor may access any data store block (DSB) in the data store (DS) via the data store multiplexing equipment (DSM). A block address identifies the required data store block (DSB) while a word address identifies the word in the data store

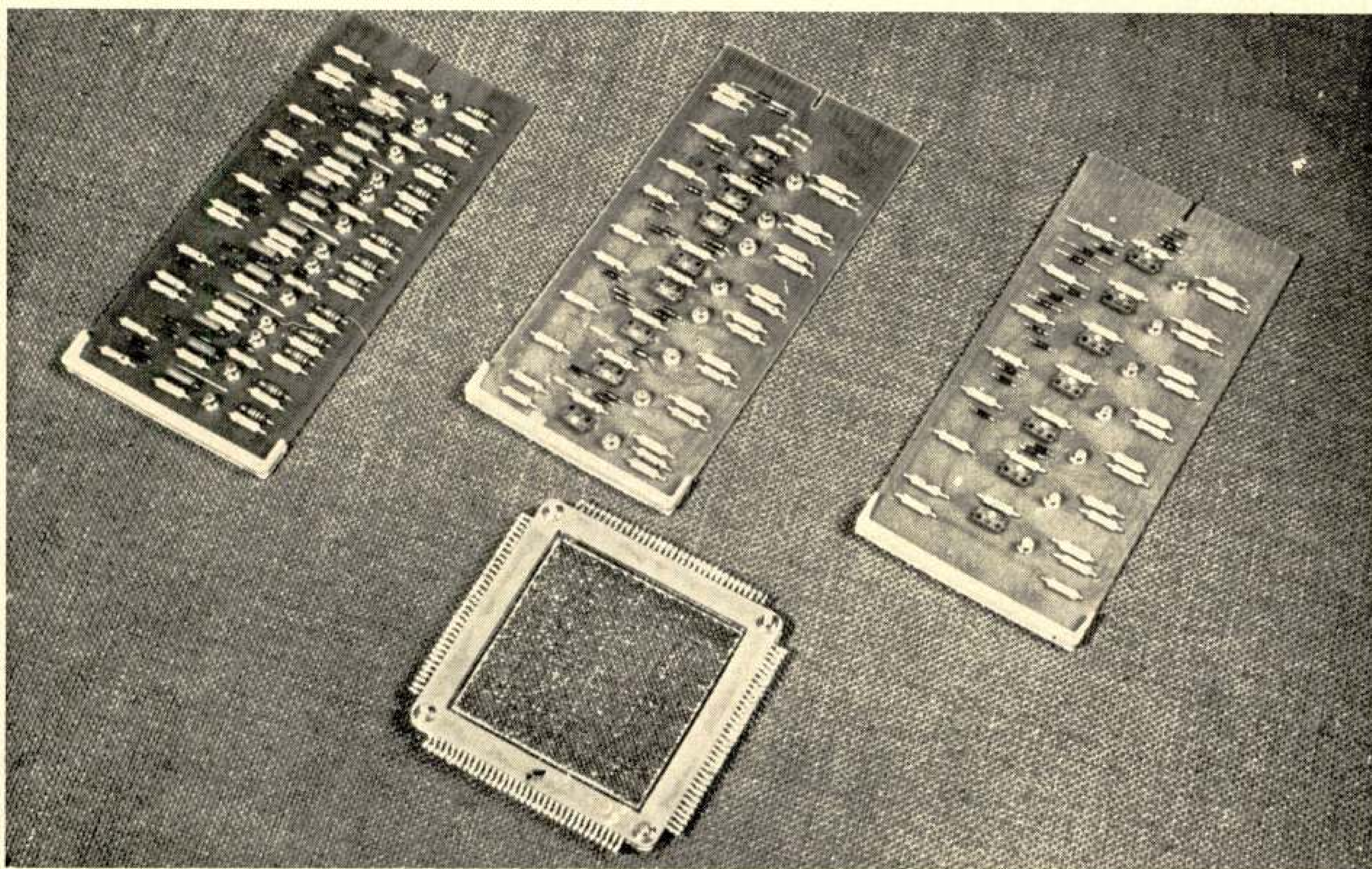


Fig. 18. Photo of PC boards and mem. plane.

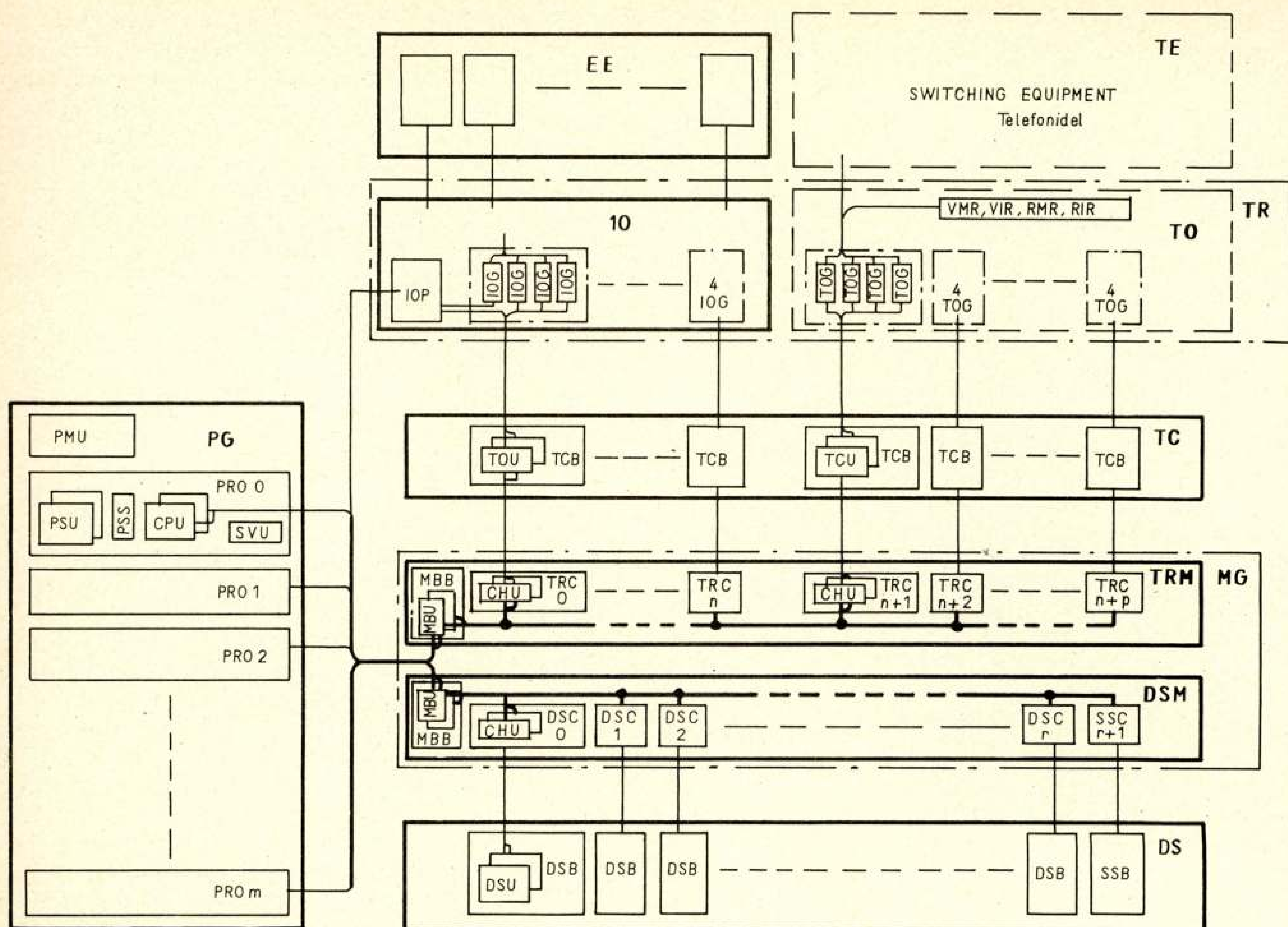


Fig. 19. APZ 130 block diagram.

unit (DSU). Each data store unit contains a pair of stores each having a maximum of 2^{16} words. A spare Data Store (SSB) is provided so that a faulty (DSB) may automatically be replaced after automatic updating of (SSB).

Each processor has access to any transfer channel TRC 0 – TRC n + p in the Transfer Multiplexing Group (TRM). Each TRC has acces to a Transfer Channel Block (TCB). These acces Input/Output Groups (IOG) or Test and Operating Groups (TOG) in IO and TO respectively. Devices in the switching equipment may be tested or operated from the TOG units. The IOG can operate external equipment such as teletypewriters, tape readers, tape punches, mass storage devices and data modems for remote control.

From the above it may be seen that different configurations of PRO, PSU or PRO, TOG or PRO, IOG are continually being formed and dissociated on the μs level as the processing is carried out. In general a PRO operates during the major part of its processing time in association with one particular DSB where most of the intermediate processing data are stored. Suitable pre-processed input information for a particular PRO is, however, usually obtained by reading a known field in another DSB where it has previously been written in by an other PRO. In a similar manner output data, suitable condensed, is fed to a given location in a DSB where it may be used as input to the processor performing the next functional step. System processing is therefore performed in a series of steps within each of which data volumes expand and between which data is transferred in condensed form from one PRO to the next.

10. Conclusion

This paper has dealt primarily with the telephony aspects of the AKE system and the processing system necessary to implement the functions required for this purpose. The following paper will deal with the dynamic behaviour of multi-processing systems with particular reference to the Rotterdam DC II toll exchange.

A stored program common control may be used for operating all types of telecommunications switching hardware and therefore this paper can only give a general outline of the system capabilities as a whole. It is hoped, however, that sufficient has been said to give an idea of the main system features.

621.395.34:681.323

IV. Het principe en de werking van programma-bestuurde telefooncentrales van het type AKE

door ir. H. J. Goebertus, T.H. Twente



Summary: *The principles of and the handling of calls by an AKE type stored program controlled telephone exchange.*
The system's integral stored program control, resulting in for instance scanning by program and switch state bookkeeping in store, is discussed in relation to priority level and clock-interrupt facilities.
A simplified example is given on the setting and supervision of a connection. After that, the multi-processor system is considered in particular with respect to processor interworking under both normal and abnormal conditions.

Inleiding

Een telefooncentrale, en dus ook een programmabestuurde telefooncentrale, maakt altijd deel uit van een telefoonnet, waarbinnen zeer strikte regels gelden om een effectieve samenwerking tussen de centrales onderling te garanderen.

In de telefooncentrale worden – in opdracht van abonnees welke door middel van kiesschijf en haakcontact de daartoe benodigde gegevens verstrekken – verbindingen opgebouwd, bewaakt en weer verbroken, een en ander met vaststelling van de in rekening te brengen kosten. Deze functies – en nog vele andere – worden verricht door de centrale besturing; in dit geval dus één of meer processors welke werken volgens een in een geheugen opgeslagen programma. De feitelijke spreekverbindingen bevinden zich in het spreekwegennetwerk met behulp waarvan de verschillende voor gemeenschappelijk gebruik beschikbare lijnen steeds voor de duur van een gesprek zijn samengevoegd. Bedoelde lijnen beschikken dan ook – naast een transmissiekanaal voor de spraaksignalen – altijd over een kanaal voor de noodzakelijke besturingssignalen.

In fig. 1 is een blokschema van een telefooncentrale getekend. Op het spreekwegennetwerk zijn zowel abonneelijnen als verbindingslijnen naar en van andere centrales aangesloten (FUR en FIR). Tussen het spreekwegennetwerk en het processorcomplex bevindt zich een transfereenheid welke ten doel heeft de milliseconde-wereld van het spreekwegennetwerk aan te passen aan de microseconde-wereld van het processorcomplex. De centrale besturing heeft in feite niets anders te doen dan het waarnemen van alle mogelijke besturingssignalen en hier op de juiste wijze op te reageren door schakelaars in te stellen en wellicht weer nieuwe besturingssignalen uit te zenden. Met andere woorden kan gezegd worden dat hier sprake is van de besturing van een 'real-time process'.

In het nu volgende wordt uitgegaan van een verkeerscentrale, waarbij aan Rotterdam DC II gedacht zou kunnen worden. Fig. 2 geeft het verbindingsschema van deze centrale met inkomende en uitgaande schakeltrappen (GI en GU) welke zijn opgebouwd uit codeschakelaars, inkomende en uitgaande lijnoverdragers (FIR en FUR) voor zowel impulslijnen, MFC-lijnen als 2VF-lijnen, 2-draads of 4-draads, al dan niet met tellende signalering. Voorts zijn er code-ontvangers (KM) en codezenders (KS) voor MFC-signalering en toonzenders (TS) voor het eventueel zenden van 2e kiestoon of – indien zulks nodig is – congestietoon. In deze omgeving speelt het te besturen 'real-time process' zich af.

Volledige programmabesturing

Wat betreft de logische functies van het besturingsgedeelte kan men twee categorieën onderscheiden. In de eerste plaats de functies welke te maken hebben met het werkelijke opbouwen van de verbinding zoals het analyseren van numerieke informatie, het zoeken van een vrije weg of het instellen van schakelaars (denk hierbij aan de registers en merkers in de moderne elektromechanische systemen). In de tweede plaats de bewakingsfuncties, zoals het detecteren en identificeren van besturingssignalen, welke op elk willekeurig ogenblik kunnen optreden, zowel tijdens een gesprek als daarbuiten (denk bijvoorbeeld aan de tijdmeetcircuits in lijnoverdragers).

Het AKE-systeem is zo opgebouwd dat de centrale besturing niet alleen zorgt voor het tot stand brengen (en weer verbreken) van verbindingen zoals hiervoor bedoeld, doch ook de bewakingsfuncties voor haar rekening neemt. Wil er geen informatie verloren gaan dan betekent dit laatste, dat de centrale besturing regelmatig en met voldoende korte tussenpozen aandacht zal moeten besteden aan alle telefonie-organen, waarop signalen zouden kunnen verschijnen. Ook moeten op al deze organen door de centrale besturing voldoende vlug signalen gezonden kunnen worden. Dit alles betekent dat de toegepaste centrale besturing erg snel moet zijn, wil er ook nog voldoende telefoonverkeer kunnen worden afgehandeld. Aan deze eis wordt voldaan door de toegepaste processors. Er is hier sprake van volledige programmabesturing.

In de lijnoverdragers bevinden zich dan – naast mogelijke met de transmissiekwaliteit verband houdende zaken – in principe nog slechts een signaalzendrelais en een signaalontvangrelais. De toestanden van de ontvangrelais worden regelmatig door de processor – onder besturing van de programma's – afgetast, terwijl de voor het identificeren van de signalen benodigde tijdmetingen eveneens in de processor worden uitgevoerd.

Voor het zenden van signalen worden op de juiste ogenblikken – uiteraard weer onder besturing van programma's – zendrelais opgebracht of weer losgelaten. Hetzelfde geldt in wezen voor de codeschakelaars.

Het spreekwegennetwerk is zodoende erg eenvoudig ge-

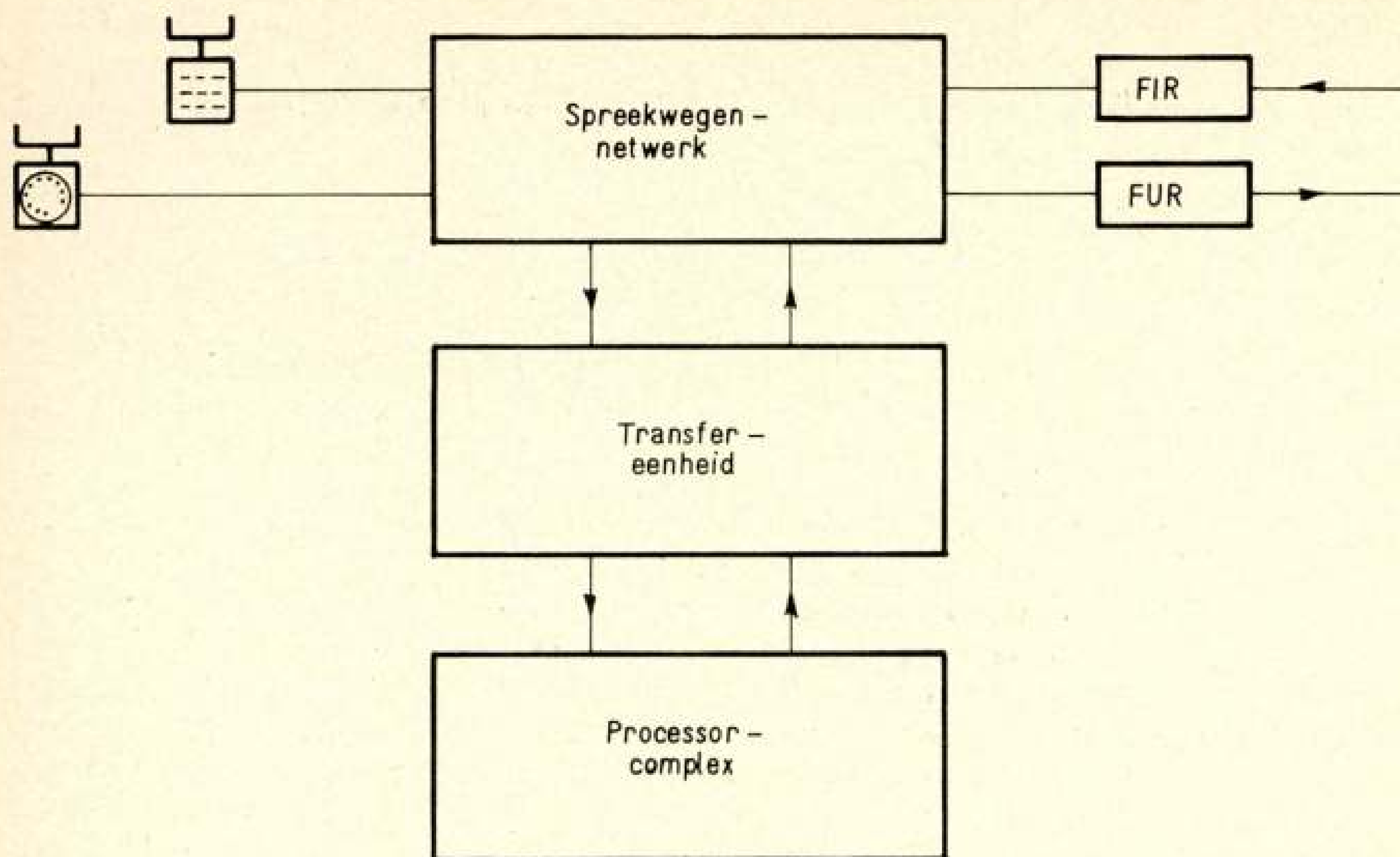


Fig. 1. Blokschema telefooncentrale.

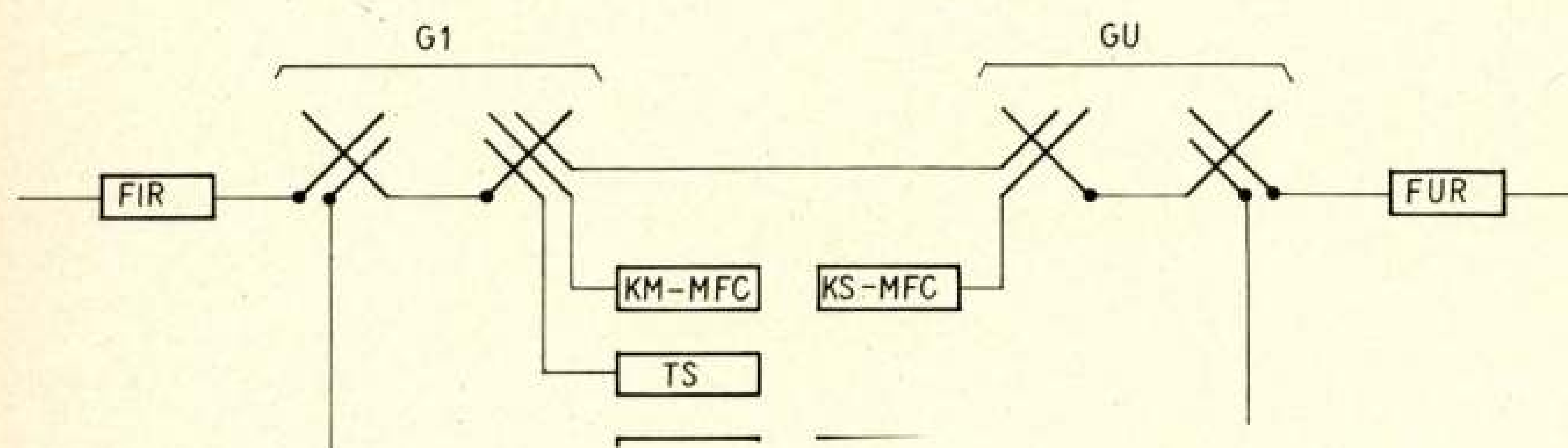


Fig. 2. Verbindingsschema Rotterdam DC II.

worden; voor wat de besturing betreft bevat het alleen nog maar de bedoelde relais. Bijzondere of kritische relais komen niet meer voor. Fig. 3 laat ontvangrelais en zendrelais zien, waarbij nog uitvoeringen voor 2-draads en voor 4-draads signaleringen aangegeven zijn. Zowel de ontvangrelais als de zendrelais worden voor de besturing in groepen van 16 samengebracht. Het instellen van de codeschakelaar betekent niet anders dan het volgens een bepaald patroon bekrachtigen van enige besturingsspoelen.

Om een indruk te geven van de eenvoud van bijvoorbeeld een inkomende 4-draads overdrager in het AKE-systeem kan gesteld worden dat deze één relais bevat, terwijl dit er voor de vergelijkbare overdrager in een conventioneel systeem achttien zijn. Tegenover deze wel zeer duidelijke vereenvoudiging staan natuurlijk vervangende voorzieningen elders in het systeem. Enerzijds is dit een per lijnoverdrager gereserveerde hoeveelheid ruimte in het geheugen en anderzijds één of meer programma's, die echter gemeenschappelijk zijn voor alle overdragers van een bepaalde soort. Hierop wordt in het volgende teruggekomen.

Prioriteitsniveaus en 'Interrupt'

Zoals eerder opgemerkt dient de processor zich met regelmatige – doch zo groot mogelijke – tussenpozen op de hoogte te stellen van de toestanden op de lijnen en, indien ergens een verandering van de situatie wordt geconstateerd, de nodige maatregelen te nemen. Dit aftasten (scanning) geschiedt geheel geprogrammeerd.

De centrale verwerkingseenheid (central processing unit) van de processor is voorzien van de 'clockinterrupt' faciliteit, met behulp waarvan de processor in staat is om de 5 ms een bepaald programma of een bepaalde groep van programma's uit te voeren, onafhankelijk van mogelijk ander werk dat er is. De afstand tussen twee 'clockinterrupts', welke hier dus 5 ms bedraagt, noemt men het primair interval. De grootte van het primaire interval wordt volledig bepaald door de toleranties van de meest kritische, in het nu eenmaal aanwezige 'real-time process' optredende, signalen. Deze signalen worden dan behandeld door programma's met een programma-interval dat gelijk is aan het primair interval.

Ten einde de processorbelasting laag te houden, wordt voor de in dit opzicht minder kritische signalen het programma-interval uiteraard zo groot mogelijk gekozen. Het programma-interval is altijd een geheel veelvoud van het primair interval. In fig. 4 wordt dit nader geïllustreerd. Er is geen enkele correlatie tussen de tijdstippen waarop het programma de toestand van een bepaalde verbindingslijn onderzoekt en het begin van een mogelijk signaal op die lijn. Voor wat betreft signalen met bijvoorbeeld een herkenningstijd van 10–20 ms blijkt dan het programma-interval niet groter te mogen zijn dan 10 ms. Een complicatie is hier echter de programmazwaai, welke tot uitdrukking brengt dat het onderzoeken van een specifiek orgaan – ten gevolge van belastingsvariaties – niet met gelijke tussenpozen geschiedt. De consequentie hiervan is dat het programma-interval kleiner gekozen dient te worden, met andere woorden: dat er meer moeite gedaan moet worden.

Het feit dat een bepaalde groep programma's wordt bevoorrecht boven de andere programma's – met behulp van 'clock-interrupts' – betekent dat er verschillende prioriteitsniveaus zijn geschapen. De centrale verwerkingseenheid kent voor het normale werk de A-, B- en C-niveaus. Op het A-niveau wordt het werk gedaan dat aan nauwe tijdtoleranties moet voldoen (het aftasten van lijnen e.d. en het zenden van korte signalen), op het B-niveau ligt werk met duidelijk ruimere tijdtoleranties (het identificeren van lange signalen, tijdbewakingen, het instellen van codeschakelaars) en op het C-niveau ligt werk dat, doordat het volledig binnen de processor wordt afgehandeld, nauwelijks eisen aan de tijd stelt (analyse van numerieke informatie, het kiezen van een vrije weg). In fig. 5 zijn de verschillende prioriteitsniveaus aangegeven.

De A-, B- en C-niveaus worden gedurende elk primair interval doorlopen, hetgeen, zoals reeds eerder werd aangeduid, niet wil zeggen dat alle programma's elk primair interval aan de beurt komen. Ook zijn nog het fout-niveau (M) en het extern interrupt-niveau (E) opgenomen. Op het S-niveau – het zogenaamde shift-niveau – wordt in het volgende teruggekomen. In principe kan een hoger niveau elk van de lagere niveaus onderbreken.

Ook toont fig. 5 een sterk vereenvoudigde vorm van de zogenaamde jobtabel, waarin is vastgelegd wanneer de verschillende programma's aan de orde komen. Als gevolg van eisen, welke worden gesteld door de tijdtoleranties van de betreffende signalen, wordt het programma A1 bijvoorbeeld elk primair interval, het programma A2 om het andere interval uitgevoerd, enz. De programma's worden bovendien zodanig verdeeld, dat de processorbelasting in de verschillende intervallen zoveel mogelijk gelijk is. De in het programmageheugen aanwezige programma's worden door een speciaal programma – de zogenaamde jobmonitor – geadministreerd. De jobmonitor activeert dus achtereenvolgens de verschillende programma's en wel volgens de aanwijzingen, welke in de jobtabel zijn vastgelegd. In tegenstelling tot de conventionele technieken waar bijvoorbeeld een beleggingssignaal onmiddellijk een circuitreactie tot gevolg heeft, gebeurt hier dus pas iets wanneer de processor het initiatief daartoe neemt.

Enkelprocessorsysteem

Een blokschema van de processor is in fig. 6 aangegeven. Onderscheiden worden de centrale verwerkingseenheid (CPU), het programmageheugen (PSU), het datageheugen (DSU) en de transfereenheid (TRU). Via de transfereenheid is de processor in staat het te besturen 'real-time process' te bereiken.

Alle eenheden zijn in tweevoud aanwezig en zijn onder normale omstandigheden samengevoegd tot twee synchroon werkende processors, welke exact hetzelfde werk uitvoeren. Hierdoor is het mogelijk onmiddellijk fouten te ontdekken en, wat heel belangrijk is, zeer snel – dat wil zeggen zonder dat het telefoonverkeer hiervan hinder ondervindt – weer de beschikking te hebben over een bedrijfsvaardige centrale besturing. Voor het verklaren van de werking van het systeem zal in het volgende met dit betrouwbaarheidsaspect geen rekening worden gehouden.

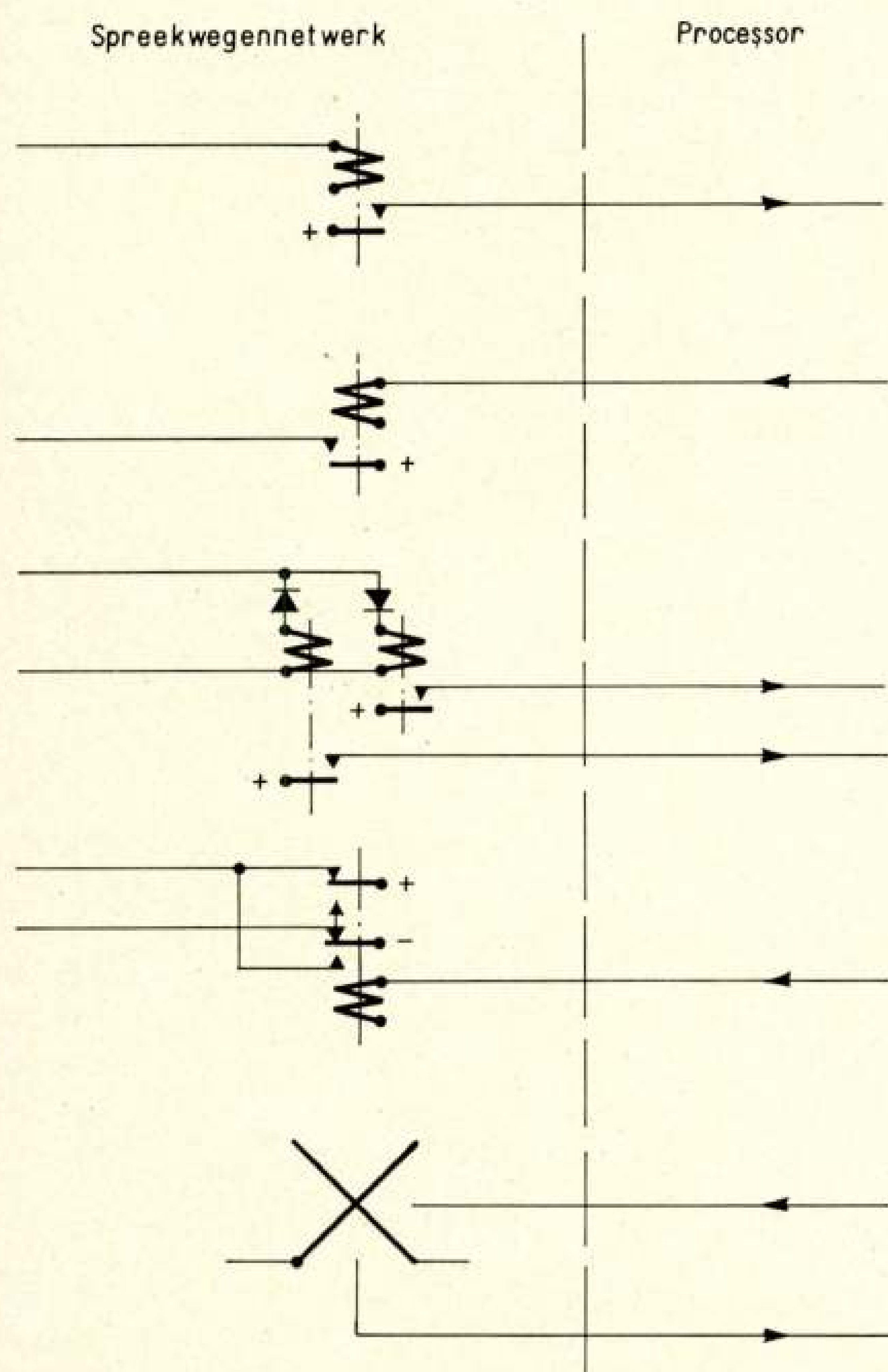


Fig. 3. Aftasten en manoeuvreren.

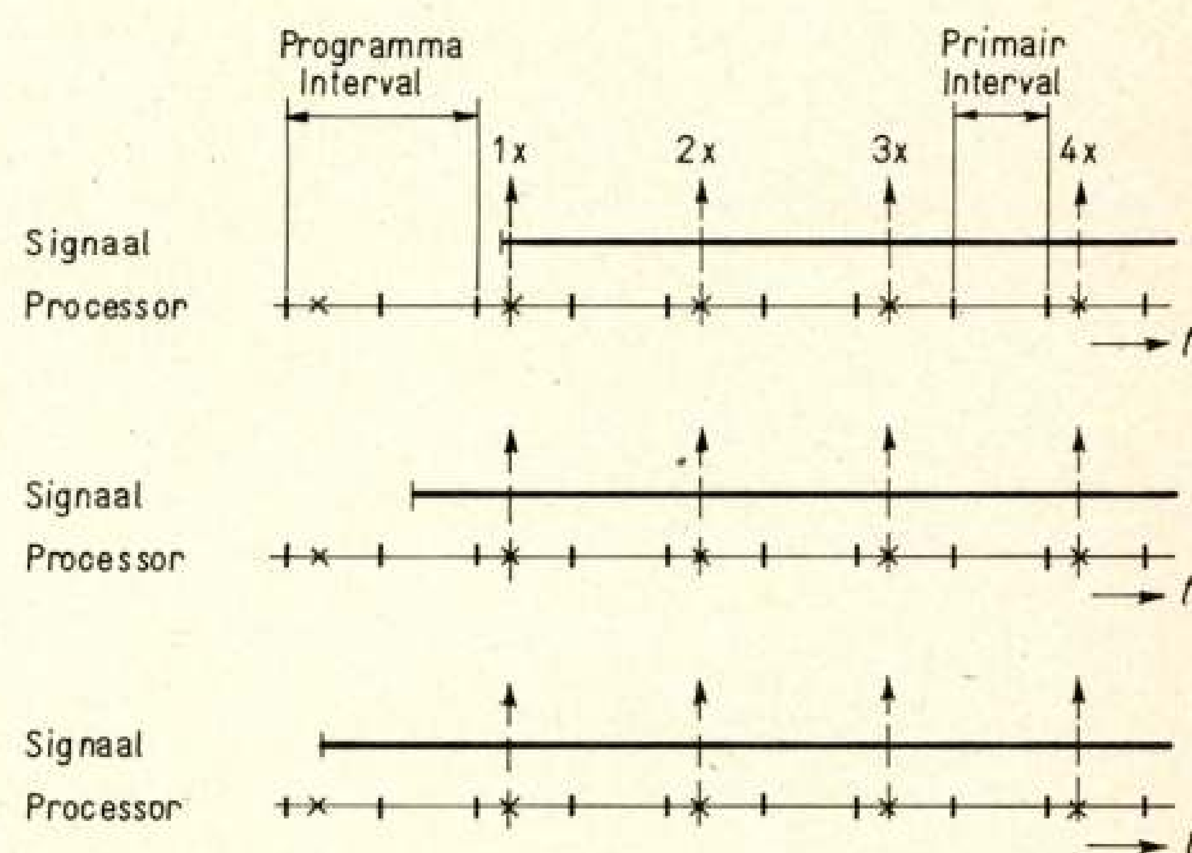


Fig. 4. Programma-interval en signaaltolerantie.

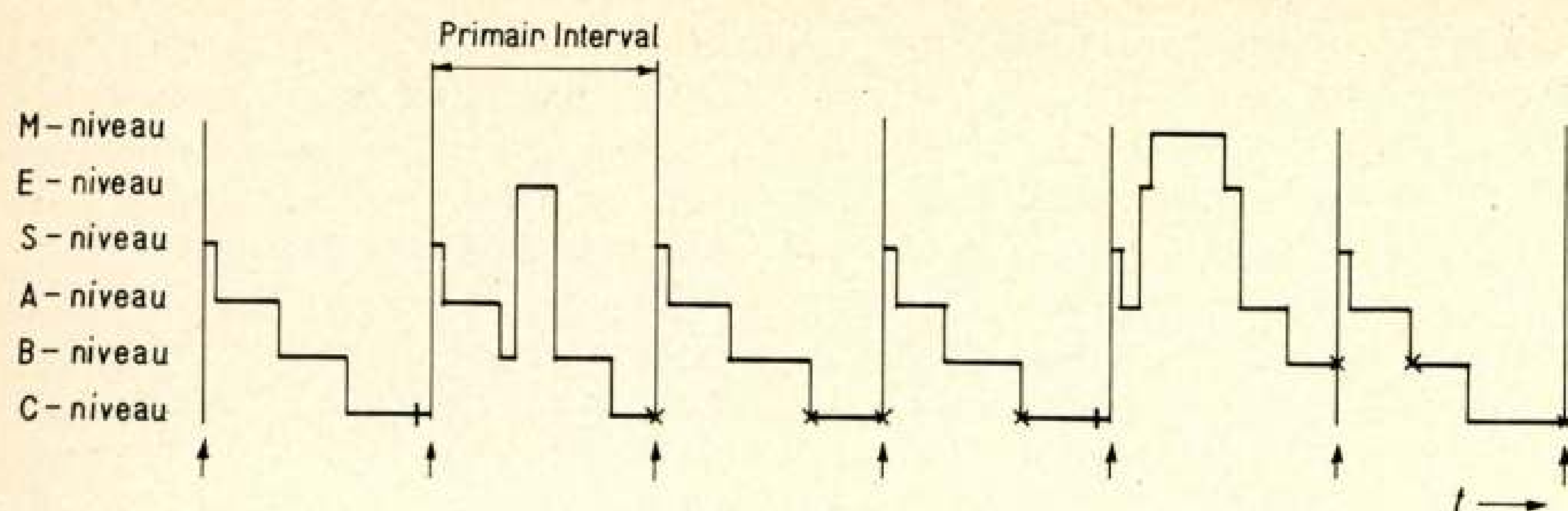


Fig. 5. Prioriteitsniveaus en jobtabel.

Zowel de programma- en datageheugens als de transfereenheid bevatten 16-bits woorden, welke zich door adressen van elkaar onderscheiden. Het programmageheugen en het datageheugen hebben elk een eigen adresserie van 2^{16} (65 536) woorden en de transfereenheid een eigen adresserie van 2^{14} (16 384) woorden. De centrale verwerkingseenheid bevat, naast onder andere procesregisters voor het bewaren van tussentijdse resultaten en circuits voor het uitvoeren van logische en aritmetische bewerkingen, de stuureenheid, met behulp waarvan de machine-instructies of wel de elementaire bewerkingen, worden uitgevoerd. Ten opzichte van de centrale verwerkingseenheid gedragen de geheugens en de transfereenheid zich op dezelfde wijze; het zenden van een adres met een leescommando resulteert in het transport van het zich op dit adres bevindende 16-bits woord naar de centrale verwerkingseenheid. Het zenden van een adres, een 16-bits woord en een schrijfcommando resulteert in het opbergen van dit woord op het aangegeven adres.

De instructies waaruit de programma's zijn opgebouwd, bevinden zich op achtereenvolgende adressen in het programmageheugen en zijn elk 16 bits groot. De centrale verwerkingseenheid, en wel in het bijzonder de zich hierin bevindende stuureenheid, leest nu – gedreven door een 5 MHz oscillator – achtereenvolgens de verschillende instructies en voert ze uit. Dit uitvoeren is het op gezette tijden halen van informatie uit het 'real-time process'. Dit wil zeggen woorden op bepaalde adressen in de transfereenheid lezen en het verwerken van deze en zich in het datageheugen bevindende informatie, alles zodanig dat het resulteert in het schrijven van woorden op bepaalde andere adressen in de transfereenheid, waardoor dan relais opkomen of afvallen en schakelaars gemanoeuvreerd worden. De processor moet zodanig geprogrammeerd zijn dat dit spel op de juiste wijze wordt gespeeld.

Werking programmabesturing

Ten einde nu wat meer in concreto de hier in het kort geschetste werking toe te lichten, zijn in fig. 7 voorbeelden gegeven van enige veldstructuren in het datageheugen en in de transfereenheid. De hier bij wijze van voorbeeld aangegeven geheugenvelden behoren ondubbelzinnig bij 32 inkomende lijnoverdragers en maken functioneel gezien hiervan ook deel uit.

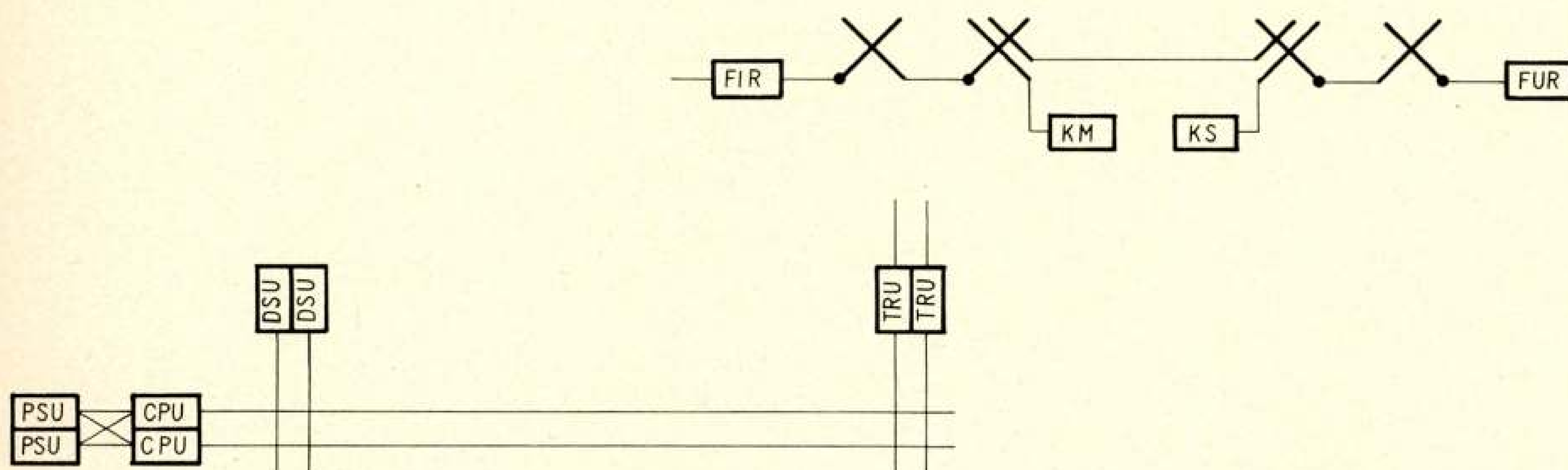


Fig. 6. Blokschema enkelprocessorsysteem.

Hierop werd reeds eerder gezinspeeld. Alle met dezelfde arcering aangeduide velden behoren bij één en dezelfde overdrager, ook al bevinden deze velden zich op geheel verschillende adressen in datageheugen en transfereenheid.

In de transfereenheid bevindt zich per overdrager een testbit, die de toestand van het ontvangrelais weergeeft, alsmede een bit voor het manoeuvreren van het zendrelais. In het datageheugen bevinden zich per overdrager onder andere een vergelijkingsbit voor het onthouden van de toestand van het bijbehorende testbit bij de laatste aftasting, en een zogenaamde blokkeringsbit. Voorts een tweewoordsveld, bevattende een toestandsveld waarin staat aangegeven of de overdrager vrij, in registertoestand, in spreektoestand of in één van de vele andere toestanden is, welke tijdens de verbindingsopbouw achtereenvolgens voorkomen. Verder een linkveld, waarin tijdens de gesprekstoestand het adres van de corresponderende uitgaande overdrager geschreven staat en met behulp waarvan de overdrager, indien deze vrij is, in de lijst van vrije overdragers voor een bepaalde richting is opgenomen. Voor het uitvoeren van tijdmetingen zijn ook nog velden aanwezig.

Alle tot nu toe genoemde velden bevatten veranderlijke gegevens, dat wil zeggen gegevens welke zijn af te leiden uit de gedragingen van de abonnees. Tenslotte zijn er per overdrager nog vaste gegevens, zoals een woord waarin de multipelplaats in het spreekwegennetwerk staat aangegeven en een veld voor de categorie, bijvoorbeeld MFC-lijn, impulslijn, 2VF-lijn, S-lijn, B-lijn of L-lijn. In werkelijkheid gaat het natuurlijk om duizenden overdragers.

Het aftasten is nu een opeenvolgend, aan de hand van het programma vergelijken van de testbits met de bijbehorende vergelijkingsbits voor alle lijnoverdragers. Indien een verschil gevonden wordt, hetgeen betekent dat er sinds de vorige test een verandering is opgetreden in de toestand van een ontvangrelais, zal afhankelijk van de categorie waartoe de lijnoverdrager behoort en de toestand waarin deze blijkt te verkeren, gezorgd worden dat de juiste maatregelen worden genomen. Indien een tijdmeting gewenst is, kan in de betreffende geheugenruimte het tijdstip van de verandering worden genoteerd, uitgedrukt in een veelvoud van het primair interval.

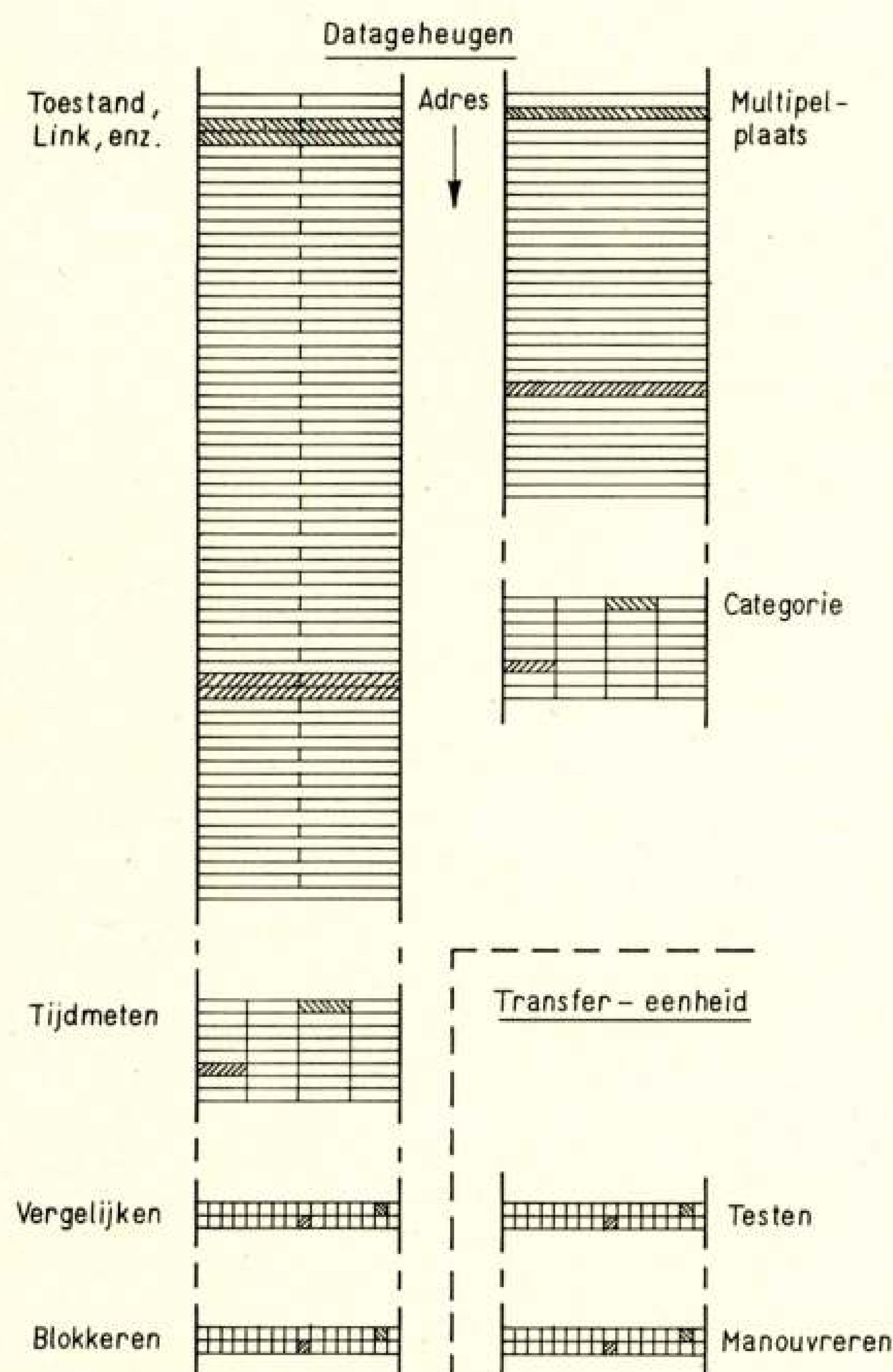


Fig. 7. Veldstructuren in DSU en TRU.

Een meer dynamisch beeld van wat er gebeurt bij het tot stand komen en het bewaken van een verbinding wordt gegeven in fig. 8. Indien door het aftastprogramma bijvoorbeeld een verandering wordt geconstateerd op een zich in de vrije toestand bevindende, inkomende MFC-lijnoverdrager, zal dit aftastprogramma op het juiste tijdstip een actie initiëren van het identificatieprogramma en vervolgens weer doorgaan met het aftasten van de rest van de lijnoverdragers.

Het initiëren van een programma wordt uitgevoerd door het schrijven van een aanvraag en ter zake doende gegevens in een geheugenveld, dat onderzocht wordt door het geïnitieerde programma. Als de tijd nu zover is voortgeschreden dat de jobmonitor het identificatieprogramma aanroept, zal het laatste kunnen constateren of het signaal er nog is of niet. In het bevestigende geval wordt een beleggingssignaal aangetroffen en moet een verbinding worden gemaakt met een vrije MFC-code-ontvanger, zodat dan het wegkeuzeprogramma geïnitieerd wordt. Daarna gaat het identificatieprogramma door met het behandelen van andere signalen.

Zodra de jobmonitor het wegkeuzeprogramma aanroept, wordt in de zich in het geheugen bevindende boekhouding een vrije code-ontvanger en een vrije weg gezocht en voor deze verbinding gereserveerd; het schakelinstelprogramma wordt geïnitieerd. Daarna komen het MFC-ontvangprogramma en het analyseprogramma aan de beurt. Indien dit laatste programma constateert dat er voldoende cijfers zijn ontvangen om een uitgaande lijnoverdrager te bepalen, wordt het wegkeuzeprogramma weer geïnitieerd voor het vinden van een vrije uitgaande lijnoverdrager met bijbehorende vrije weg en onder controle van het schakelaarinstelprogramma wordt dan de doorschakeling tot stand gebracht. In een echte verbinding gebeurt nog veel meer, maar dat zou hier te ver in detail voeren. Kort samengevat kunnen we de opbouw van een verbinding zien als een transactie, welke van punt tot punt door het systeem wordt geleid.

In fig. 8 is ook nog de vereenvoudigde gang van zaken getekend voor een beleggingssignaal op een inkomende impulslijnoverdrager. In dit geval zal het impulsontvangprogramma worden geïnitieerd door het identificatieprogramma. Door samenwerking van analyseprogramma en wegkeuzeprogramma wordt dan op een bepaald ogenblik een vrije weg gevonden, waarna het schakelaarinstelprogramma wordt geïnitieerd, enz.

Op deze wijze schuiven er tegelijkertijd vele transacties door het systeem; het aantal ervan is natuurlijk begrensd. Een processor heeft uiteraard een eindige verkeersverwerkingscapaciteit.

Multiprocessorsysteem

De meest voor de hand liggende methode om de verkeersverwerkingscapaciteit van een processor te vergroten, is het verminderen van de cyclustijd, dus het toepassen van snellere geheugens en een daarop aangepaste centrale verwerkings-

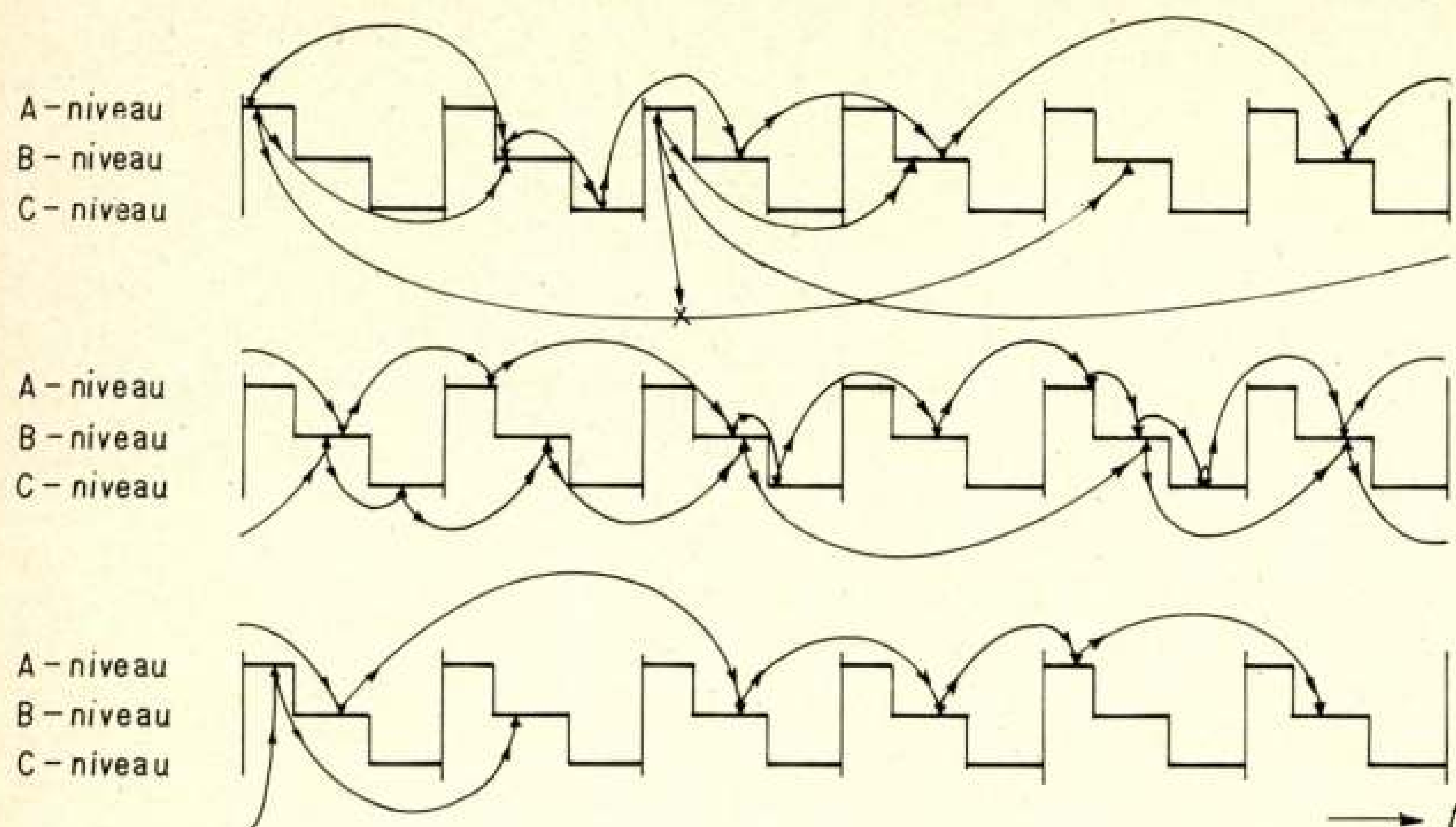


Fig. 8. Samenwerking van programma's.

eenheid. Het aantal elementaire bewerkingen dat per tijdseenheid kan worden uitgevoerd wordt dan groter. Hier worden echter grenzen gesteld door de technische mogelijkheden. Indien nog grotere capaciteiten benodigd zijn, kan worden overgegaan tot het zogenaamde multiprocessorsysteem, waarvan in fig. 9 een afbeelding is gegeven. Uit betrouwbaarheidsoverwegingen zijn weer alle eenheden gedoubleerd, doch daar zij paarsgewijs synchroon hetzelfde werk doen, zal met deze doublering in het verdere betoog geen rekening worden gehouden.

Elke centrale verwerkingseenheid beschikt over een eigen programmageheugen, terwijl alle programmageheugens het volledige bevatten. Eenvoudigheidshalve wordt in het multiprocessorsysteem het samenstel van centrale verwerkingseenheid en programmageheugen wel aangeduid met de naam processor. Het datageheugen en de transfereenheid bestaan nu uit meerdere zogenaamde kanalen, waarin de processors hun werk kunnen doen. Via een zogenaamde multiplexor kunnen de processors toegang krijgen tot deze kanalen, doch nooit langer dan voor de duur van de desbetreffende machine-instructie; voor elke nieuwe instructie welke toegang tot datageheugen of transfereenheid nodig maakt, wordt dan opnieuw toegang gevraagd. Op deze wijze is het uitgesloten dat een processor voor langere tijd een gedeelte van het geheugen blokkeert voor één of meer van de anderen. Het is natuurlijk wel zaak het werk onderling zodanig te verdelen dat er zo weinig mogelijk ontmoetingen optreden.

Nu is de organisatie zo, dat gelijkgenummerde datakanalen en transferkanalen bij elkaar en natuurlijk ook bij het via het transferkanaal aangesloten gedeelte van het spreekwegennetwerk behoren. Het werk dat in deze kanalen gedaan moet worden

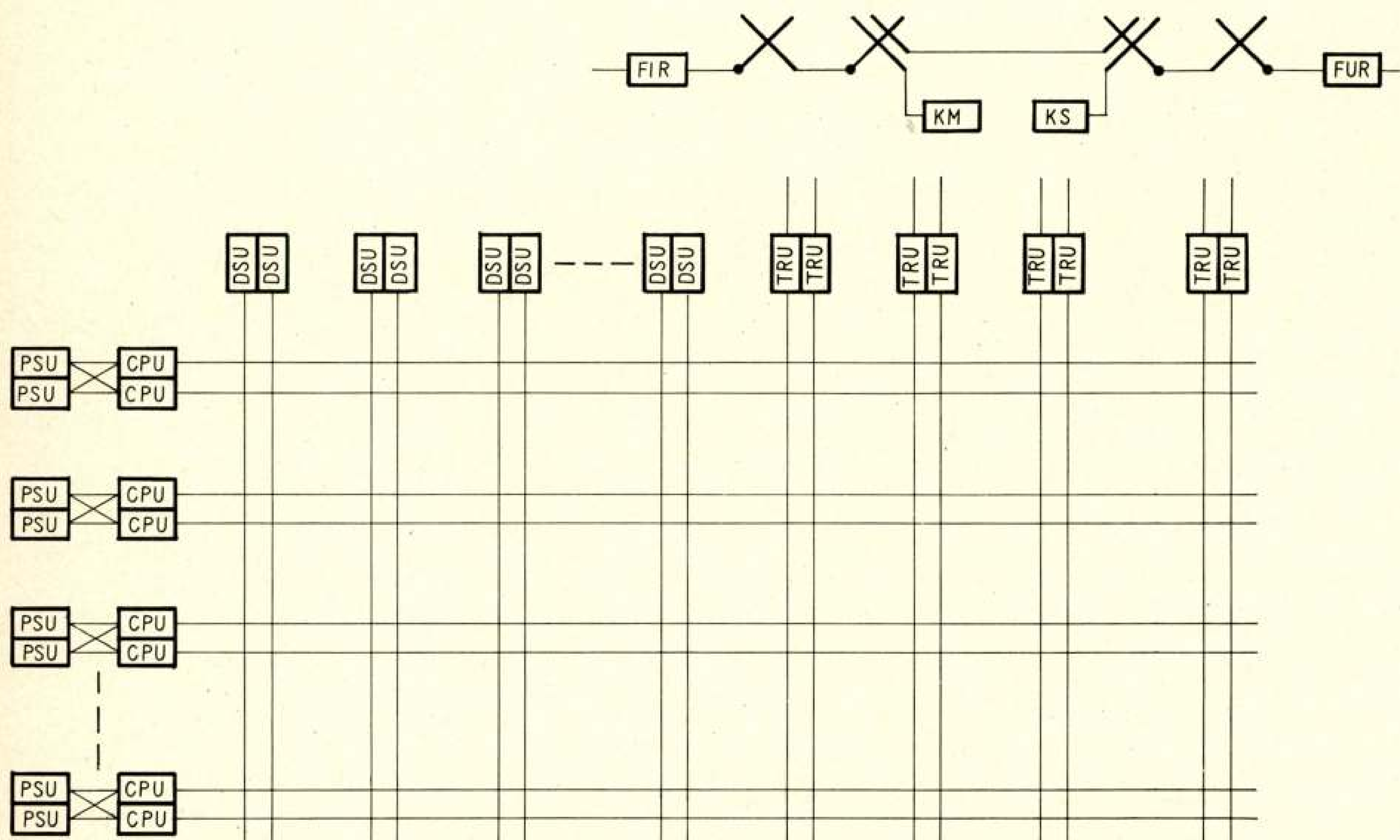


Fig. 9. Blokschema multiprocessorsysteem.

– en daarmede de programma's welke nodig zijn om de betreffende informatie te verwerken – is hierdoor volkomen bepaald. In elk datakanaal bevindt zich daarom een jobtabel waarin alle programma's zijn aangegeven waaraan in dit kanaal behoefte bestaat. Een bepaald programma kan in verschillende kanalen gewenst zijn en komt dan in alle betreffende jobtabellen voor.

Door welke processor nu een bepaald werk wordt verricht is onverschillig, dank zij het feit dat elk van de programmageheugens alle programma's bevat. De verschillende processors worden op een gegeven ogenblik aan bepaalde datakanalen toegewezen, met als gevolg dat elke processor – geheel zelfstandig – de bij zijn datakanaal behorende jobtabel gaat doorwerken, onder controle van de jobmonitor. Basisgegevens voor het adresseren van orgaanvelden en met betrekking tot de aantallen van de verschillende organen bevinden zich eveneens in tabellen in de respectievelijke datakanalen, zodat aan de vanzelfsprekende eis van universele programma's wordt voldaan.

De processors werken nu ieder in hun eigen kanaal, zodat ze normaal gesproken geen last van elkaar hebben. Een enkele maal zal een processor echter wel moeten werken in een datakanaal dat aan een andere processor is toegewezen, bijvoorbeeld voor het initiëren van een programma dat tot dat andere kanaal behoort. Dit zal echter niet vaak voorkomen. De hier geschetste gang van zaken voor het uitvoeren van jobs door onverschillig welke processor wordt verder aangegeven in fig. 10 voor het geval, dat er vier processors en vier datakanalen met bijbehorend transferkanaal zijn. Processor 1 houdt zich bijvoorbeeld voortdurend bezig met job 1, processor 2 met job 2, enz. Een andere mogelijkheid is, dat elk van de processors zich achtereenvolgens met de verschillende jobs bezighoudt, hoewel dit onder normale omstandigheden geen enkele voordeel oplevert.

Om dit op flexibele wijze mogelijk te maken behoort bij elke jobtabel een plaats, waarin het nummer staat geschreven van het kanaal, waarin de processor na interrupt moet doorgaan. Het verwisselen van kanaal – dus van job – geschiedt nu op het S-niveau en door de wat ruimere betekenis van de interrupt spreken we hier van 'shiftinterrupt' en niet meer van 'clockinterrupt'. Bovendien staat bij elke jobtabel geschreven hoeveel tijd de processor aan de job mag besteden. Op S-niveau worden de 'shiftinterrupt' circuits van een processor dan – volgens programma – zo ingesteld, dat inderdaad na die tijd in de processor een 'shiftinterrupt' ontstaat. In het normale geval zal elke processor steeds naar hetzelfde kanaal terugkeren en wel voor de tijd van een primair interval.

Onder abnormale omstandigheden, wanneer bijvoorbeeld ten gevolge van een defect één van de processors is uitgevallen, zullen drie processors vier jobs moeten uitvoeren. Deze situatie is in fig. 11 getekend. Het enige wat gebeuren moet is een éénmalig veranderen van de gegevens bij de jobtabellen, dat wil zeggen de nu kleinere tijd die een willekeurige processor aan dit werk mag besteden en het nummer van het volgende kanaal. Het veranderen van deze gegevens wordt uitgevoerd onder verantwoording van de systeemmonitor; een programma op M-niveau dat abnormale situaties beheerst. De systeemmonitor beschikt hiertoe over tabellen, waarin de configuraties voor de verschillende toestanden gedefinieerd zijn. Indien de jobs in de verschillende kanalen van ongelijke omvang zijn, kan hier dus zonder bezwaar rekening mee worden gehouden (zie fig. 11).

Het fundamentele hierbij is, dat voor de jobs het primair interval ongewijzigd blijft: alleen kan er minder werk gedaan worden. De processors zullen niet meer aan het minst belangrijke werk toekomen en dat wordt onder deze omstandigheden

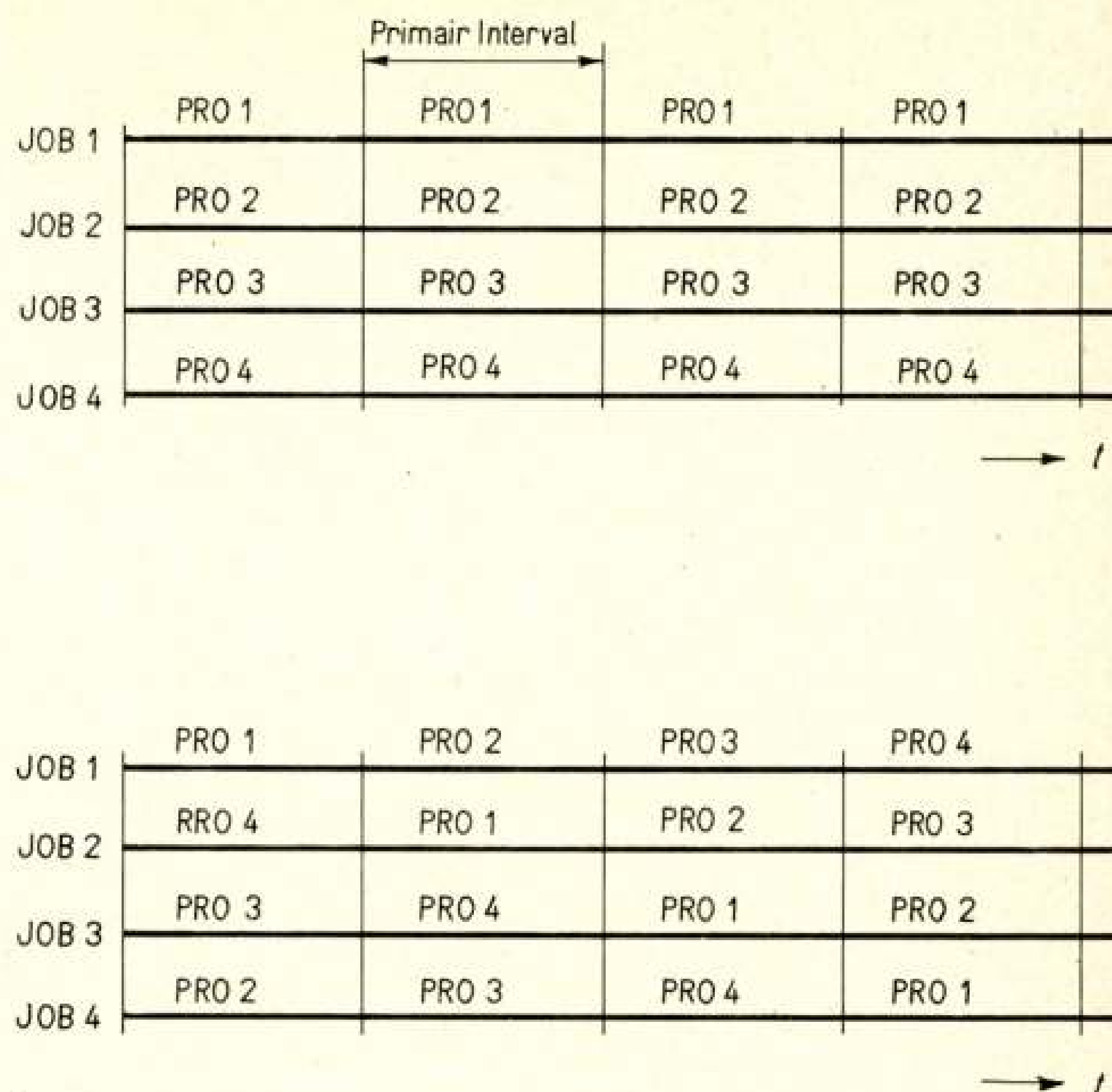


Fig. 10. Werkverdeling; normale omstandigheden.

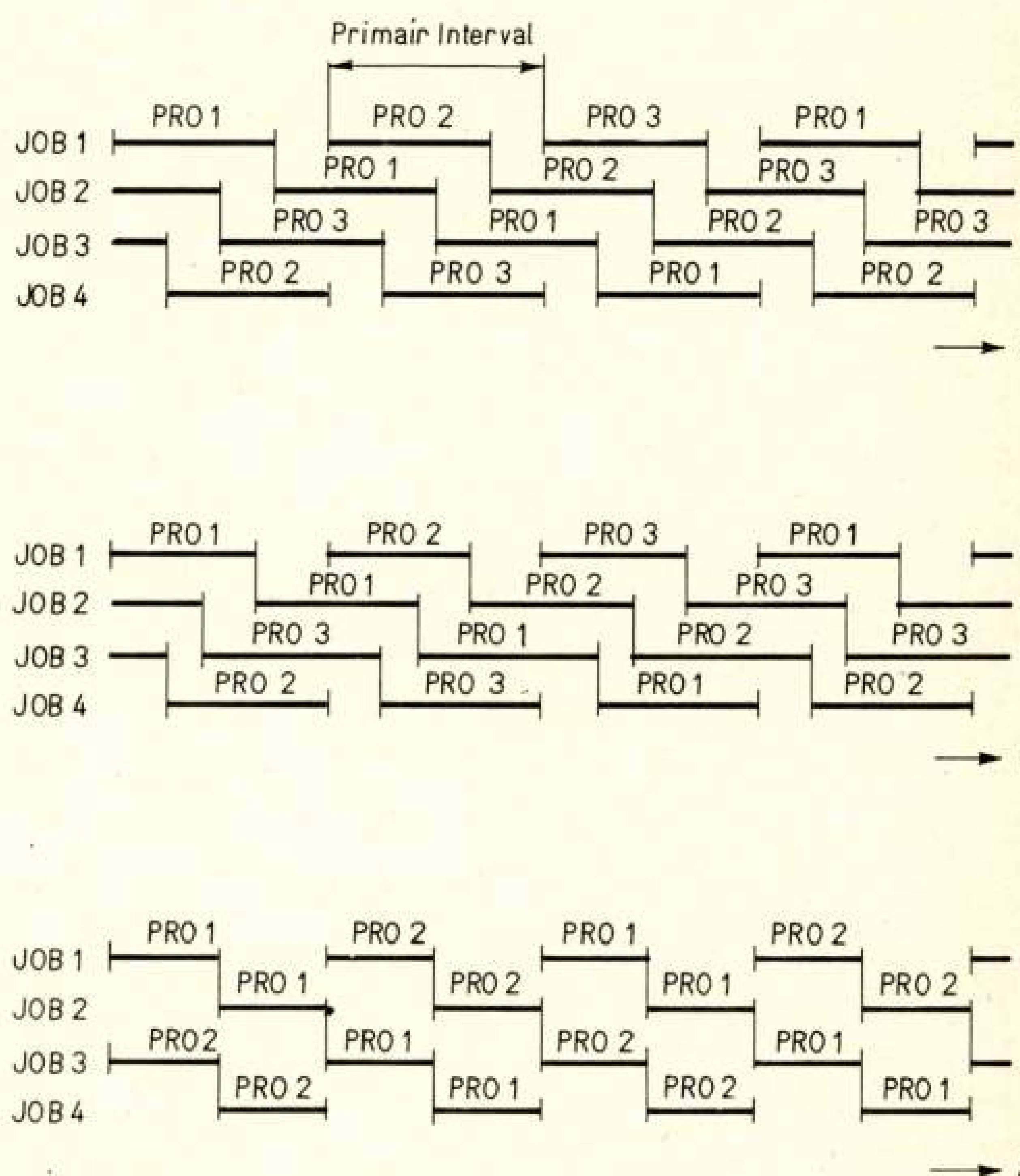


Fig. 11. Werkverdeling; abnormale omstandigheden.

– althans in het drukke uur – niet meer uitgevoerd. Dit is niet erg, daar de processors voor niet meer dan ongeveer 70% belast worden met 'real-time' werk. Het werk dat het eerst uitgesteld wordt is bijvoorbeeld het verwerken van gegevens uit verkeersmetingen tot gemiddelde waarden, tot histogrammen en dergelijke. Ook is in fig. 11 nog het uitvoeren van vier jobs door twee processors aangegeven. Het optreden van deze situatie juist in het drukke uur zou pijnlijk zijn, doch is – gezien ook het feit dat alle processors gedoubleerd zijn – hoogst onwaarschijnlijk.

Slotbeschouwing

De hier gepresenteerde samenvatting van het systeem AKE, waarbij de nadruk is gelegd op het realiseren van de telefoniefuncties, is zeer beknopt en daardoor zijn vele belangrijke zaken niet eens aan de orde gekomen. Zo zijn er de opbouw van de 'hardware', de 'software'-organisatie, de betrouwbaarheidsaspecten, de in- en uitvoerapparatuur en de administratieve functies, om er maar enkele te noemen. In dit korte bestek was het echter niet mogelijk aan al deze aspecten de verschuldigde aandacht te geven.

De aandacht zij ook gevestigd op het feit dat, hoewel hier een bepaald type semi-elektronische telefooncentrale wordt beschreven, het woord elektronica niet gebruikt is. Het realiseren van de telefoniefuncties is in dit systeem dan ook een zuivere programma-aangelegenheid geworden, met als gevolg een geweldige flexibiliteit met betrekking tot het logische gedrag van de besturingsfuncties. De programma's worden uiteraard waar gemaakt met behulp van elektronische circuits.

Tenslotte wil de schrijver gaarne zijn erkentelijkheid betuigen jegens de zeer velen bij L.M. Ericsson te Stockholm, die hard aan dit systeem werken en in hoge mate tot zijn inzicht in deze materie hebben bijgedragen!

Over het Technisch Wetenschappelijk Onderwijs

A study of magnetic-deflection errors
Proefschrift dr. ir. J. Kaashoek

In zijn – op 2 juli 1968 aan de T.H. Eindhoven verdedigd – proefschrift tot het verkrijgen van de graad van doctor in de technische wetenschappen stelde promovendus dat bij het afbuigen van de elektronenbundel in een televisieweergeefbuis met behulp van een magnetisch veld bepaalde fouten optreden. Op het beeldscherm zijn deze fouten waarneembaar als vertekeningen van de weergegeven scène en een naar de rand van het scherm afnemende scherpte. Bij beeldbuizen voor kleurentelevisie treden bovendien onvolkomenheden op in de dekking van de drie kleurrasters en in de weergave van de kleuren.

Algemene uitdrukkingen worden afgeleid voor de afbuigfouten en de gevonden fouten worden in klassen ingedeeld. De fouten hangen samen met de structuur van de elektronenbundel, met de grootte van de afbuiging en met de structuur van het afbuigveld. Deze laatste wordt bepaald door de constructie van de afbuigspoelen.

Deze samenhangen zijn geanalyseerd en de met behulp van een rekenmachine verkregen kwantitatieve gegevens worden vergeleken met de resultaten van een aantal experimenten. De uitkomsten van dit onderzoek laten zien in hoeverre storende fouten kunnen worden vermeden en welke maatregelen men daarvoor moet nemen bij de constructie van de afbuigspoelen. De theorie is met succes toegepast bij het ontwerpen van het afbuigspoelstelsel voor de schaduwmasker – kleurenweergeefbuis.

Korte technische berichten

Militaire enkelzijband vliegtuigzender-ontvanger met 100 Hz kanaalafstand

Na enkele experimentele modellen te hebben gebouwd en beproefd is R.C.A. onlangs begonnen met de typekeuringen van een voor produktie bestemd prototype van een geavanceerde militaire enkelzijbandzender-ontvanger voor vliegtuiggebruik. Deze set, met een frequentiebereik van 2-30 MHz kan op 280 000 telefoniekanalen zenden en ontvangen, d.w.z. dat de kanaalafstand slechts 100 Hz bedraagt. De automatische afstemming op willekeurig welk van de 280 000 kanalen duurt maximaal 1 s. De 'mean time between failures' bedraagt 7 500 h. Ingebouwde schakelingen voor dynamisch testen maken het voor het bedienend personeel mogelijk om binnen 4 s een compleet diagnostisch rapport van het apparaat te verkrijgen. De lage intermodulatievervorming (120 dB over 50 kHz) en de lage 'spurious response' (beter dan 120 dB), worden bereikt door extreem hoge stabiliteit en nauwkeurigheid in de frequentievorming. Een 'Pierce'-brugoscillator in een dubbele oven als frequentiestandaard verzorgt de fasegelijkloop van alle kristaloscillators. De stabiliteit is 1 op 10^9 per dag en 1 op 10^8 per maand. De ontvanger maakt gebruik van parametrische versterkers om in een eerste heterodynetrap het signaal omhoog te brengen tot een frequentie van 31 – 75 MHz en in een tweede heterodynetrap een MF-signaal van 1,75 MHz te vormen.

De zender levert 400 W 'peak envelope'-vermogen met een 'spurious'- en ruisemissie beter dan –90 dB. De modulatiemethode is amplitudo-modulatie, 'frequency-shift keying' of 'phase-shift keying'. De set is bijna geheel uitgevoerd in microminiatuurtechniek en is bruikbaar tot een hoogte van 23 km en binnen het temperatuurgebied van –55 °C tot +71 °C. Sj.

Electronics, 15 april 1968, blz.133-138.

Uit het NERG

Administratie van het NERG: Postbus 6108, Den Haag.
Giro 94746 t.n.v. penningmeester NERG, Den Haag.
Secretariaat van de Examencommissie-NERG: van Geusaustraat 151, Voorburg.

Nieuwe adressen van leden:
A. S. van der Bosch, Roland Holstlaan 915, Delft.
R. Decossaux, Tuindorpweg 7, Maarn.
A. H. Kriegsman, Dolderseweg 57b, Den Dolder.
Ir. Th. J. Nieland, Zaadkorrel 11, Eemnes.
Ir. J. Rodriques de Miranda, Willem Klooslaan 101, Eindhoven.
Ir. E. Scholten, Beeklaan 182, Noordwijk.
Ir. F. v. Tongerloo, 'De Wiebos', Julianalaan 13, Heeze.
Ir. J. J. Verhoeven, Hofmeierstraat 16, Geldrop.
Ir. J. A. G. G. de Vries, Akkerweg 28, Huizen (N.-H.).
Ir. A. J. R. Westbroek, 3 Rue George Flament, Poissy, France.
Ir. E. Willems, Pennendijk 23, Ulvenhout.